

Федеральное государственное автономное образовательное учреждение
высшего образования
Национальный исследовательский университет
«Высшая школа экономики»

На правах рукописи

Романов Александр Юрьевич

**МЕТОДЫ, МОДЕЛИ И АЛГОРИТМЫ ДЛЯ ПРОЕКТИРОВАНИЯ СЕТЕЙ НА КРИСТАЛЛЕ
НА ОСНОВЕ ЦИРКУЛЯНТНЫХ ТОПОЛОГИЙ**

РЕЗЮМЕ ДИССЕРТАЦИИ

на соискание ученой степени доктора технических наук

Москва

2024

1 Введение

Актуальность темы исследования

В настоящее время проектирование систем на кристалле является одним из наиболее бурно развивающихся направлений в микроэлектронике. К системам на кристалле предъявляются все большие и большие требования по производительности, затратам ресурсов, энергопотреблению и т. д. Это приводит не только к интенсивному (за счет увеличения тактовой частоты отдельных ядер), но и экстенсивному развитию систем на кристалле (когда ядер становится десятки, сотни и даже тысячи) [1, 2], что требует новых подходов для более эффективной организации коммуникационной среды между отдельными ядрами. Здесь приходит на помощь опыт проектирования традиционных компьютерных сетей, на основе которого сформулирована концепция (парадигма) сетей на кристалле: сеть состоит из отдельных сложно-функциональных блоков (СФ-блоков), обладающих универсальными интерфейсами и поддерживающих единый коммуникационный протокол; при этом они объединены однородной коммуникационной средой (подсистемой связи) [3]. Это позволяет обеспечить воспроизводимость и масштабируемость сетей на кристалле, предсказуемую пропускную способность и затраты ресурсов и времени на проектирование сети.

Теория и практика проектирования сетей на кристалле непрерывно развиваются и за последние несколько десятилетий стали очень обширными, включают большое количество различных направлений. Особое внимание уделяется разработке подсистемы связи сетей на кристалле, поскольку она является ключевым компонентом сети. Процесс проектирования подсистемы связи сетей на кристалле в общем виде состоит в определении шести базовых характеристик сети [4], таких как топология (организация связи между элементами сети), маршрутизация (определение путей перемещения данных в сети), переключение (способ передачи данных в сети), управление потоком данных (выделение каналов передачи данных в сети), буферизация (способ промежуточного хранения пакетов), арбитраж (планирование использования каналов и буферов).

Эти шесть основных характеристик, помимо других менее важных, создают большое архитектурное пространство, которое определяет огромное количество вариантов организации сети на кристалле. В этом диссертационном исследовании (в рамках топологического подхода) акцент сделан на первой важнейшей характеристике – топологии – а также связанной с ней маршрутизации, рассматривая задачу оптимизации подсистемы связи сети как поиск оптимальных топологий сетей на кристалле.

Сетевые топологии можно классифицировать как физические и логические. Физические топологии определяются способом соединения ядер в реальном чипе, а логические – графом соединений между узлами сети [5]. При этом часто в логических топологиях принимают упрощения, согласно которым соединения имеют единичную длину и одинаковую пропускную способность, а узлы графа – гомогенные. Логические топологии сетей на кристалле отличаются большим разнообразием графовых структур и могут использоваться для тестирования и поиска лучших вариантов соединений. При этом реализация топологии при синтезе на физическом уровне определяется алгоритмами синтезирующей САПР интегральных схем. Это позволяет разработчику абстрагироваться от физической реализации и выполнять разработку и моделирование сначала на высоком уровне, после чего, если сеть удовлетворяет требованиям проектирования, спускаться на более низкий уровень HDL-модели. Подход, где проектирование сетей на кристалле опирается на логическую топологию, предлагается называть топологическим [6].

Сети на кристалле пришли на замену общим шинам [7], когда технологии проектирования интегральных схем достигли такого уровня, что в одном чипе стало возможно разместить десятки и сотни процессорных узлов. Тогда шины, как коммуникационная среда, стали слишком медленными и недостаточными для передачи огромных потоков данных между отдельными узлами – в первую очередь из-за того, что при передаче по классической шине [8], она может одновременно обслуживать только одну передачу. Этот недостаток частично сглаживается за счет сегментирования шин и использования отдельных дополнительных трактов (DMA, потоковые интерфейсы и т. д.) [9], обслуживающих интенсивные потоки трафика. Но этого все равно недостаточно для мультипроцессорных систем с десятками и сотнями узлов. Концепция сетей на кристалле, которая была предложена в начале 2000-х годов [2], продолжает оставаться актуальной и сейчас [10]. Основная ее идея состоит в том, чтобы организовать передачу на чипе по аналогии с классическими коммуникационными сетями: разделить подсистему связи на отдельные короткие сегменты, по которым данные передаются одновременно и параллельно (рисунок 1). Управление передачей данных осуществляется с помощью маршрутизаторов, а коммуникационные трассы проходят между макро-блоками сети на кристалле [11].

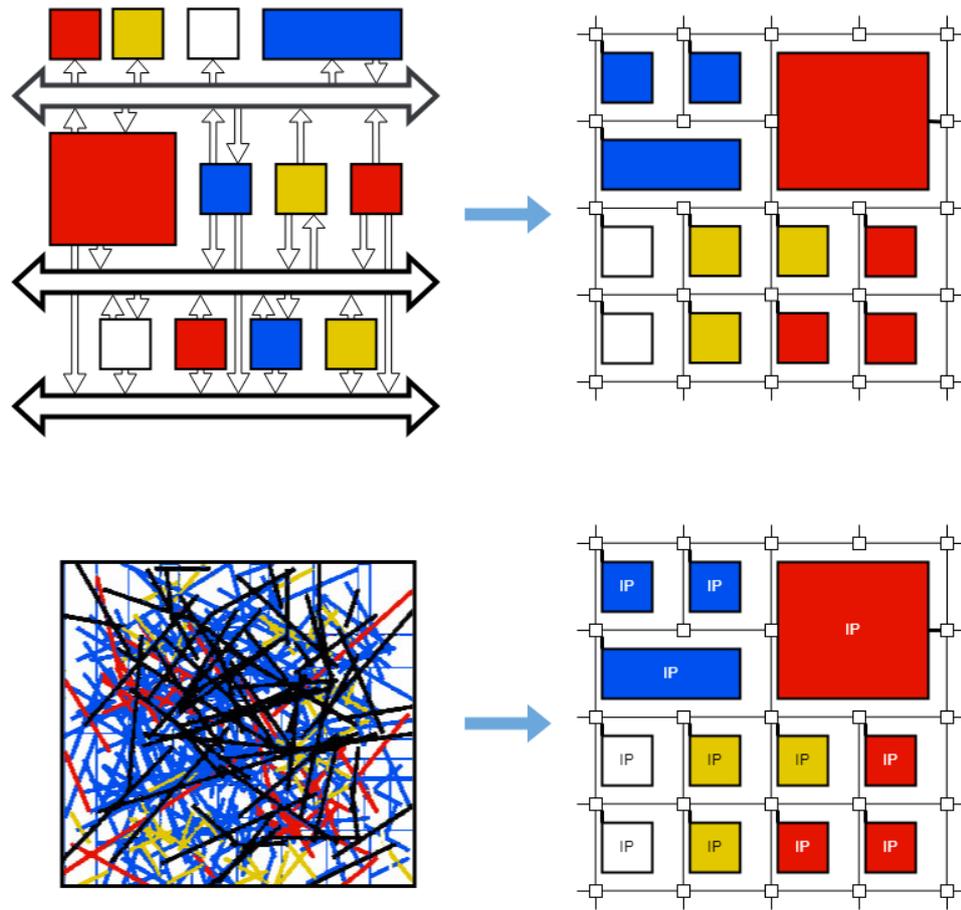


Рисунок 1 – Классическая концепция представления сети на кристалле с топологией mesh в сравнении с шинной топологией [12]

В сети на кристалле нельзя непосредственно перенести многоуровневую OSI модель [13] из классических коммуникационных сетей: в общем случае нет нужды обеспечивать восстанавливающее кодирование данных, шифрование данных, возможность подключения новых абонентов к сети; при этом длина соединений очень короткая, а маршрутизаторы должны быть очень простыми. Можно установить соответствие уровней OSI подсистеме связи сети на кристалле [14, 15], но оно будет не вполне точным (рисунок 2). Наиболее близко к сетям на кристалле организованы коммуникационные сети в суперкомпьютерах [16, 17], но и там есть свои особенности, не позволяющие непосредственно переносить решения отсюда в область сетей на кристалле. Этим обусловлена необходимость разработки собственных подходов и методов для проектирования сетей на кристалле.

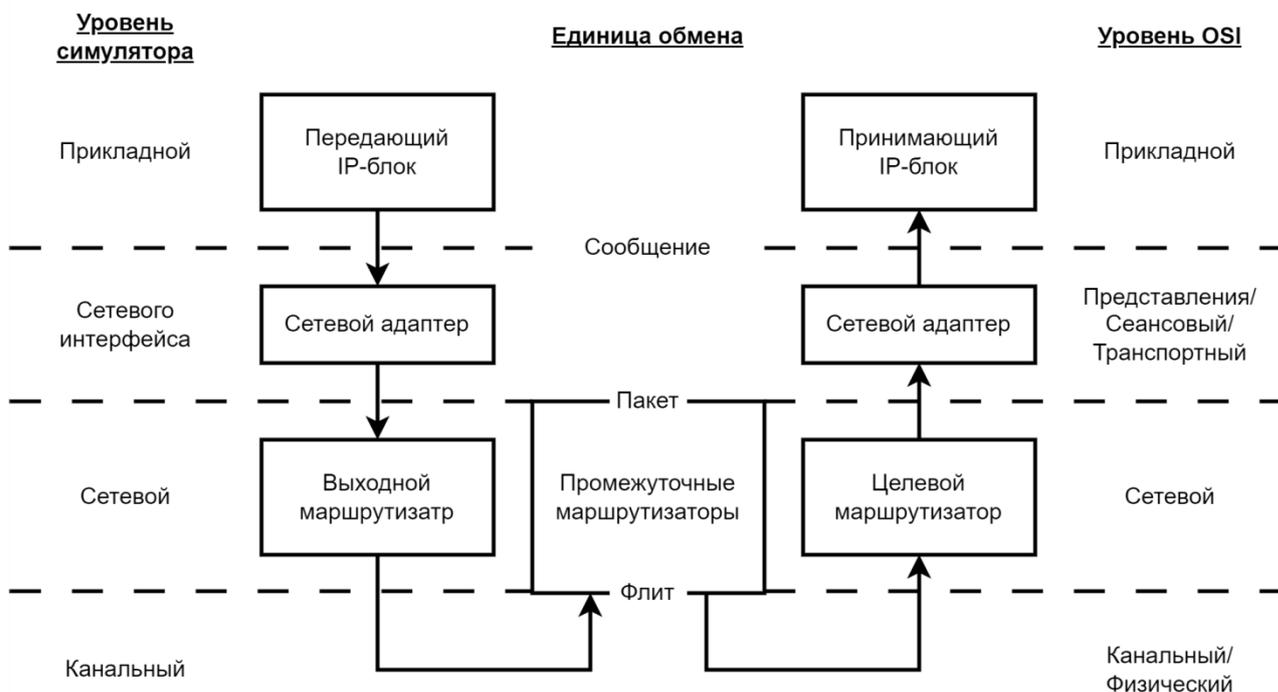


Рисунок 2 – Соответствие передачи данных в сети на кристалле уровням сетевой модели OSI

Идея организации подсистемы связи в сети на кристалле в виде ячеистой mesh-подобной структуры оказалась очень удобной и длительное время является основной при проектировании сетей на кристалле. Например, так организована подсистема связи в процессорах класса Intel Xeon E5 (и даже получила название Intel Mesh Interconnect) [18, 19] или в чипе ET-SoC-1 [20] от Esperanto Technologies, состоящем из 1089+4 64-bit RISC-V процессорных ядер. Кроме того, из-за несовершенства средств САПР для синтеза интегральных схем, при проектировании удобно использовать упрощение, представляя отдельные СФ-блоки сети в виде прямоугольников, компактно расположенных на площади кристалла чипа (рисунок 1).

Но с течением времени стало понятно, что топология 2D mesh (далее используется наиболее распространенный термин без 2D, подразумевая его, если не указано что-то иное: например, 3D) имеет не самые лучшие топологические характеристики [2*] (в первую очередь имеют значение диаметр и среднее расстояние между узлами, но также важны ширина бисекции, степень вершины, количество соединений и т. д.). По этой причине, в частности, компания Intel применяет в своих чипах и топологию кольцо (например, в Intel Core i9-9900KS) [21], и топологию torus (например, в Ice Lake-SP) [22], и многие другие.

Кроме того, если посмотреть на итоговый чип под микроскопом, то там вряд ли можно будет увидеть изначальную ячеистую структуру. Также упрощение, состоящее в том, что основные трассы соединений между маршрутизаторами проходят между макро-блоками,

не соответствует действительности, потому что чип изначально многослойный, соединения проходят на нескольких слоях металлизации и так, как их разведет САПР на этапе синтеза.

Если же говорить о реализации сети на кристалле на чипах FPGA, которые уже достигли таких размеров, что в них может поместиться сеть с десятками и сотнями узлов [23], то в них выдерживать изначальною абстракцию с представлением отдельных макро-блоков в виде прямоугольников (рисунок 1) еще сложнее – из-за неравномерного распределения отдельных ресурсов на площади FPGA чипа.

Развитие технологий проектирования чипов привело к появлению 2.5D [24] и 3D [25] сетей на кристалле. Разработаны новые технологии реализации тракта передачи данных (беспроводной канал [26], оптический канал [27] и др.) на разных уровнях чипа, что не позволяет использовать mesh как базовую топологию сетей на кристалле.

Таким образом, ученые, исследующие сети на кристалле, постепенно пришли к общему выводу о том, что придерживаться изначальной идеи с представлением сетей на кристалле в том виде, как показано на рисунке 1, не имеет смысла; сохраняя концепцию коротких соединений между маршрутизаторами, способ соединения маршрутизаторов можно рассматривать отдельно как граф, называемый топологией сети (следует не путать с топологией чипа). При этом можно использовать такие упрощения, как невзвешенный граф и одинаковый размер вершин графа. При высокоуровневом проектировании и моделировании сетей на кристалле не обязательно учитывать особенности технологии и размеры отдельных узлов, поскольку они будут учтены на следующем этапе HDL-моделирования и синтеза сети, которые выполняются на уровне САПР. Граф не обязательно должен быть mesh [28]. Более того, mesh топология не оптимальна [2*] и хотя и называется регулярной (поскольку размещение узлов относительно друг друга и соединения между ними можно описать регулярными правилами), она не гомогенна.

Существуют другие графовые структуры, которые лучше подходят для использования в качестве топологии сети. Многими учеными и инженерами предложено (кроме mesh) большое количество различных вариантов топологий [29] (например, Spidergon [30, 31], Chordal ring [32], BFT [33], WK-recursive [34], иерархические [35, 36] и др.). Циркулянты занимают среди них достойное место за счет лучших параметров диаметра и среднего расстояния, а также свойства симметричности относительно своих вершин. Но предложить топологию недостаточно. Требуется разработать методы синтеза оптимальных топологий для конкретных требований проектирования, а также создать эффективные, не требующие больших расходов ресурсов, и устойчивые к ошибкам алгоритмы маршрутизации для этих

топологий, чем и определяется **актуальность данного диссертационного исследования**; в первую очередь решению этих насущных проблем посвящены статьи, представленные в нем.

Следует также отметить, что топологический подход широко распространен и применяется в разных областях, где есть коммуникационные сети [37], поскольку топологические свойства сетей удобно исследовать, используя теорию графов (например, как в работах [16, 17], посвященных суперкомпьютерам). Задержка передачи данных по сети определяется диаметром и средним расстоянием между узлами в графе, в то время как устойчивость сети к ошибкам во многом зависит от связности графа и его ширины его бисекции [38]; при этом от того, насколько граф симметричен, зависит сложность алгоритмов маршрутизации. Данное диссертационное исследование опирается на топологический подход, согласно которому сеть на кристалле и алгоритмы маршрутизации в ней рассматриваются на высоком уровне проектирования (на уровне графа топологии), для упрощения абстрагируясь от физической реализации сети на кристалле.

Степень разработанности темы

Поскольку топология mesh лежала в основе начальной идеи построения сетей на кристалле, естественным образом под нее адаптируют все новые решения для сетей на кристалле, с ней также сравнивают другие топологии. Именно она положена в основу большинства высокоуровневых [39] и низкоуровневых [1*] [40] моделей сетей на кристалле, под нее реализованы десятки алгоритмов маршрутизации [41] и проекции графа задачи на топологию сети на кристалле [42, 43]. Следующей по разработанности является топология torus [44], поскольку она очень похожа на mesh и фактически является развитием ее концепции; многие решения под mesh с небольшими доработками подходят и для torus. Но, как правило, когда используют эти топологии, они являются вторичными и подразумеваются как само собой разумеющиеся. В таких случаях в основе проектирования находится какой-то другой аспект разработки сети на кристалле (например, реализация эффективного маршрутизатора [45], метода распределения трафика в сети [46] и т. д.), за счет которого достигается улучшение ее работы.

Попытки использовать топологический подход, применяя новые топологии, начали предприниматься учеными еще на заре возникновения концепции сетей на кристалле. В частности, ряде исследований предлагается использовать опыт телекоммуникационных сетей, опираясь такие коммутационные топологии, как сети Бенеша, Клоза [47], Dragonfly [48] и т. д., но их преимущество проявляется прежде всего при реализации коммутации на уровне цепей, которая в сетях на кристалле почти полностью вытеснена коммутацией на уровне пакетов. Также часто встречается идея применения древоподобных

топологий (BFT [33, 49] и др.), но они не обеспечивают кратчайших путей в сети и сложны в реализации, поскольку требуют разных маршрутизаторов. Отдельная группа ученых уже длительное время разрабатывает решения на основе WK-recursive топологии [34, 50], близкой к фракталам. Популярной является идея иерархических топологий [35, 51–53], состоящая в том, чтобы объединить несколько топологий вместе. Но все эти исследования не обладают системностью и не предлагают целостного комплекса решений на уровне реализации маршрутизатора, протокола связи, алгоритма маршрутизации, метода борьбы с ошибками сети и т. д., чтобы представлять собой достойную альтернативу mesh / torus.

При этом поиск новых оптимальных топологий для применения в сетях на кристалле остается приоритетным и воплощен в ряде диссертационных работ [54] и публикаций [55–58].

Применение топологического подхода наиболее полно можно показать на примере работ, посвященных топологии spidergon (STNoC). Впервые эта топология была представлена командой ученых из Advanced System Technology Grenoble Laboratory (входит в компанию STMicroelectronix) как эволюционное развитие технологии STBus и альтернатива топологии mesh в 2004 году на конференции International Symposium on System-on-Chip [59]. В последующие 10 лет технология активно развивалась. Результаты этой эволюции отражены в главе [31] (вошедшей в книгу «Designing 2D and 3D Network-on-Chip Architectures» [60]), где дано обоснование необходимости применения новых топологических решений при проектировании сетей на кристалле и требований к ним, описаны архитектурные решения на всех уровнях OSI (маршрутизатор, сетевой интерфейс, соединение), обоснованы решения по выбору стратегии переключения на уровне пакетов, управления потоком данных и другого базового функционала сети, разработаны способы увеличения размеров сети (в том числе за счет декартового произведения базовых графов), разработана методика проекции графа задачи на топологию сети, описаны особенности топологии, на основе которых разработаны различные версии алгоритмов маршрутизации от простых детерминированных с жадной стратегией продвижения пакетов до более сложных адаптивных алгоритмов, которые учитывают появления дедлоков и ошибок, вплоть до метода динамической реконфигурации сети. Все это подкреплено интеграцией с соответствующими средствами моделирования на различных уровнях абстракции и специальными средствами проектирования.

Таким образом, авторы идеи применения топологии spidergon для проектирования сетей на кристалле, создали все необходимое, чтобы ее можно было использовать. Большим достижением (и вместе с тем проблемой) этого подхода стало то, что, несмотря на

существование некоторых открытых программных решений, в финальном виде вся технология была реализована в виде частей проприетарного программного обеспечения компании STMicroelectronix. Начиная с середины 2000-х годов, количество публикаций от группы ученых, которые занимались spidergon, резко снизилось. Вероятно, это произошло из-за окончания грантовой поддержки основной команды (судя по тематикам их публикационной активности в дальнейшем) и невозможности полноценно продолжать развитие этих разработок сторонними исследователями из-за закрытости ключевых решений. На spidergon периодически ссылаются [30, 61] (это уже пример стандартной топологии для сетей на кристалле), но сама идея применения такой регулярной и симметричной кольцевой топологии уже длительное время не получает развития. В самих же продуктах компании STMicroelectronix технология STNoC (как фреймворк для разработки сетей на кристалле) тоже сейчас не упоминается. Судя по всему, данное решение оказалось слишком новым для состояния индустрии в 2000-х годах; оно оказалось невостребованным (тогда речь шла о реальном производстве сетей на кристалле максимум на десятки узлов, где вполне достаточно было mesh) и постепенно было убрано из линейки продуктов компании.

Как отмечают сами авторы идеи применения spidergon в сетях на кристалле [31], проблема топологии заключается в том, что она является подмножеством циркулянтной топологии [62], но не оптимальной (т. е. она не обеспечивает минимального диаметра и среднего расстояния между узлами); ее масштабируемость кратная двум, а рекомендованный размер кольца не превышает 16 узлов. Для большего количества узлов предполагается использовать идею малых миров, разделяя узлы на несколько колец, соединенных через специальные граничные узлы (данный подход в литературе называется octagon [30]), что потенциально приводит к возникновению множества новых проблем, связанных с перегрузками таких узлов [11*], сложной маршрутизацией и т. д.

Таким образом, из-за закрытости ряда решений, наличия целого набора недостатков у топологии spidergon, которые исходят из самой природы базового графа, и прекращения развития идеи группой ученых, которые ее предложили, а также сложностей ее развития другими исследователями, эта топология не стала заменой mesh. При этом сама концепция использования полностью регулярных и симметричных графов, таких как циркулянты, показала свою жизнеспособность и высокую перспективу.

С другой стороны, сами по себе циркулянтные графы известны давно [63]. При этом их свойства, семейства графов, методы синтеза и методы практического применения развиваются до сих пор. В целом ряде работ неоднократно высказывались предложения по использованию циркулянтных графов в качестве топологической основы для сетей общего

назначения [37, 64–66], беспроводных сетей [67], суперкомпьютерных сетей [16, 17, 68, 69], киберфизических систем [70], дата-центров [71] и т. д. Также исследовались коммутативные свойства циркулянтов, предложен целый ряд алгоритмов ускоренного поиска пути в таких графах [3*]. Но все эти исследования не объединены в единую теорию и не могут быть непосредственно перенесены на проектирование сетей на кристалле.

Поэтому насущной необходимостью является исследование и разработка новых циркулянтных топологий, которые не имели бы недостатков spidergon, но при этом обладали бы тем же набором решений (методы синтеза топологий для любого количества узлов, стандартизированный маршрутизатор, алгоритмы маршрутизации, методы управления трафиком и борьбы с дедлоками и ошибками сети, а также поддержка на всех этапах моделирования и прототипирования), который позволил бы их применять в сетях на кристалле.

Подводя итог, сформулируем основные проблемы, существующие в области проектирования подсистем связи сетей на кристалле, на решение которых направлено данное диссертационное исследование:

1. Прогресс в развитии технологий проектирования интегральных схем приводит к тому, что требования к подсистемам связи сетей на кристалле все более и более возрастают.
2. На уровне аппаратной реализации сетей на кристалле с количеством узлов, превышающим несколько десятков, топология mesh не оптимальна и не удовлетворяет новым технологическим требованиям.
3. Современные средства цикла проектирования интегральных схем уже не требуют ручного размещения блоков на чипе, и топологии нужно рассматривать в первую очередь как графы; улучшение их топологических свойств приводит к улучшению характеристик сетей на кристалле.
4. Топология torus, как развитие mesh, уже не обеспечивает пространственного размещения связей на плоскости и при этом сохраняет ряд недостатков mesh.
5. Большинство разработанных алгоритмов маршрутизации, алгоритмов управления трафиком, моделей сетей на кристалле и т.д. ориентированы на топологии mesh и torus; другие топологии не обладают всем необходимым инструментарием для их непосредственного применения при проектировании сетей на кристалле.
6. Из-за особенностей сетей на кристалле (практически мгновенная передача данных в каналах связи, отсутствие помех, отсутствие необходимости шифровать данные, упрощенные маршрутизаторы, отсутствие нужды реализовывать полную модель OSI,

отсутствие необходимости динамического изменения структуры сети) в них нельзя непосредственно использовать решения из коммуникационных сетей другого рода.

7. Отсутствие единых подходов и маршрута проектирования, а также единых САПР для разработки сетей на кристалле, диктует (в рамках стратегии импортозамещения и развития российской электронной промышленности) необходимость разработки открытых САПР для проектирования сетей на кристалле.

Применение топологического подхода к проектированию сетей на кристалле, при котором в качестве топологии подсистемы связи используются циркулянтные графы, позволяет решить эти проблемы и является новым научно-практическим направлением в сетях на кристалле.

Цели и задачи исследования

Целью настоящей диссертационной работы является повышение пропускной способности и сокращение аппаратных затрат сетей на кристалле путем разработки нового направления проектирования сетей на кристалле на основе топологического подхода с использованием циркулянтных топологий.

Для достижения поставленной цели потребовалось решение следующих задач:

1. Разработка методов и средств синтеза оптимальных циркулянтных топологий по критериям уменьшения среднего расстояния между узлами и диаметра.
2. Сравнительный анализ новых топологий с классическими регулярными топологиями в контексте их применения к задачам проектирования сетей на кристалле.
3. Анализ оптимальных циркулянтных топологий для выявления семейств циркулянтных топологий и зависимостей характеристик графов от их параметров.
4. Разработка средств высокоуровневого и низкоуровневого моделирования, а также прототипирования сетей на кристалле на основе циркулянтных топологий.
5. Разработка алгоритмов маршрутизации для различных семейств циркулянтных топологий и сравнение их с другими алгоритмами и топологиями по среднему расстоянию, пропускной способности и потребляемым ресурсам на чипе.
6. Разработка методов управления трафиком и борьбы с дедлоками и ошибками в сетях на кристалле с циркулянтными топологиями.

Методы исследования

Разработка в диссертации нового подхода к проектированию сетей на кристалле на основе применения топологического подхода с использованием циркулянтных графов

основана на применении методов теории графов, коммуникационных сетей, сетей на кристалле, моделирования и анализа информации.

Теоретическая и практическая значимость

Теоретическая значимость диссертации состоит в том, что впервые системно рассматривается применение топологического подхода на основе использования циркулянтных топологий к проектированию сетей на кристалле. Использование междисциплинарного подхода позволило перенести достижения в смежных научных областях из теории графов, коммуникационных сетей, моделирования и анализа информации на проектирование сетей на кристалле.

Впервые вводится понятие топологического подхода применительно к проектированию сетей на кристалле и обосновывается его состоятельность для достижения лучших характеристик сетей на кристалле на примере стандартных и новых топологий.

Разработана методика синтеза оптимальных циркулянтных топологий для конкретных параметров проектируемой сети на кристалле, что позволило создать наиболее полный датасет (набор данных) оптимальных циркулянтных графов для широкого диапазона порядков и размерностей, описать их характеристики и зависимости, а также сравнить с другими топологиями, применяемыми в сетях на кристалле.

Предложены новые алгоритмы маршрутизации в сетях на кристалле на основе циркулянтных топологий, основанные на разных эвристических подходах, математических методах, топологических методах, методах относительной адресации и пр.

Разработаны методы управления передачей данных в сетях на кристалле, что обеспечило борьбу с дедлоками и ошибками в сетях на кристалле с циркулянтными топологиями.

Все новые результаты, полученные автором диссертации и изложенные в представленных статьях и патентах, имеют высокую важность для развития теории проектирования сетей на кристалле, практического применения циркулянтных топологий и разработки систем автоматизированного проектирования и моделирования сетей на кристалле.

2 Научные результаты и публикации

На защиту выносятся следующие новые результаты:

1. Новое направление в проектировании сетей на кристалле, основанное на использовании циркулянтных топологий, за счет чего достигается повышение пропускной способности и сокращение аппаратных затрат на сети на кристалле [1*, 2*, 3*, 4*, 5*, 6*, 7*, 8*, 9*, 10*, 11*, 12*].
2. Алгоритм расчета кратчайших путей в циркулянтном графе и методы ускорения процедуры перебора сигнатур графов, которые позволили ускорить вычисления до 35 000 раз и снизить зависимость потребления памяти от количества узлов с квадратичной до линейной по сравнению с классическими методами поиска, за счет чего стало возможным синтезировать набор оптимальных циркулянтных графов с порядком до 1000 и размерностью до 10 [8*].
3. Для задач применения в сетях на кристалле поиск оптимальных циркулянтных графов целесообразно проводить среди подмножества кольцевых циркулянтов, что позволяет снизить на одну количество степеней свободы процедуры поиска [2*].
4. Датасет оптимальных циркулянтных графов, который позволяет с помощью математических методов и методов машинного обучения получать оценки характеристик циркулянтов для заданных параметров [8*].
5. Новые и адаптированные существующие модели сетей на кристалле разного уровня абстракции, которые позволили провести сравнительный анализ результатов моделирования циркулянтных и других топологий сетей на кристалле, а также реализовать различные алгоритмы маршрутизации и борьбы с дедлоками и ошибками в сетях, за счет чего подтвердить преимущества предложенных новых решений [1*, 2*, 3*, 4*, 5*, 6*, 7*, 9*, 11*, 12*].
6. Детерминированные квазиоптимальные и оптимальные одношаговые и многошаговые алгоритмы маршрутизации для различных семейств циркулянтных графов, которые дали возможность выполнять маршрутизацию трафика в сетях на кристалле на основе циркулянтных топологий [2*, 3*, 4*, 5*].
7. Адаптивный алгоритм маршрутизации для различных семейств циркулянтных графов, который дал возможность выполнять маршрутизацию трафика в сетях на кристалле на основе циркулянтных топологий в условиях возникновения ошибок [6*, 7*].

8. Алгоритм маршрутизации на основе самоорганизации и относительной адресации, который дал возможность выполнять маршрутизацию трафика в сетях на кристалле в условиях выхода из строя отдельных узлов или соединений сети [12*].
9. Метод управления передачей данных свободной от дедлоков в сетях на кристалле на основе циркулянтных топологий за счет использования дополнительной ациклической подсети, что позволяет обходить заблокированные участки в основной коммуникационной сети [9*].
10. Метод управления передачей данных свободной от дедлоков в сетях на кристалле на основе циркулянтных топологий за счет использования виртуальных каналов и декомпозиции графа топологии на подсети, благодаря чему становятся невозможны взаимные блокировки пакетов [9*, 10*].

Достоверность, новизна и личный вклад автора

Все результаты, представленные к защите, являются новыми. Впервые предложено и обосновано новое направление проектирования сетей на кристалле за счет применения циркулянтных графов в качестве их топологической основы. Для нового класса сетей на кристалле на основе циркулянтных топологий созданы новые методы синтеза циркулянтных графов с заданными характеристиками, новые модели сетей на кристалле разного уровня абстракции, новые алгоритмы маршрутизации разного уровня потребления ресурсов, адаптивности и устойчивости к ошибкам, а также новые методы управления передачей данных для борьбы с дедлоками. Было показано, что такие сети имеют лучшую пропускную способность и меньшие аппаратные затраты по сравнению с сетями на основе классических регулярных топологий. Представленные к защите результаты имеют формальное математическое доказательство или подтверждены результатами высокоуровневого моделирования, HDL-моделирования и прототипирования.

Научная новизна полученных результатов:

1. Предложено новое направление в проектировании сетей на кристалле, отличающееся от известных тем, что в основу проектирования положен топологический подход, базирующийся на использовании циркулянтных графов в качестве топологии сети на кристалле, за счет чего достигается повышение пропускной способности и сокращение аппаратных затрат на организацию подсистемы связи сети на кристалле.
2. Разработаны новый алгоритм расчета кратчайших путей и методы ускорения процедуры перебора сигнатур графов, отличающиеся тем, что они учитывают свойства циркулянтных в графов, что позволило ускорить вычисления и снизить

потребление памяти, за счет чего синтезировать набор оптимальных циркулянтных графов с порядком до 1000 и размерностью до 10.

3. Разработаны новые и адаптированы существующие модели сетей на кристалле разного уровня абстракции, отличающиеся от других тем, что они поддерживают циркулянтные топологии и объединены в единую интегрированную САПР, что позволило провести сравнительный анализ результатов моделирования циркулянтных и других топологий сетей на кристалле, а также реализовать различные алгоритмы маршрутизации и борьбы с дедлоками и ошибками в сетях, за счет чего подтвердить преимущества предложенного нового направления проектирования сетей на кристалле.
4. Разработаны новые алгоритмы маршрутизации, отличающиеся от существующих тем, что они учитывают свойства циркулянтных графов, а также особенности их реализации на аппаратном уровне, что дало возможность обеспечить маршрутизацию трафика в различных конфигурациях и для различных требований функционирования сетей на кристалле с циркулянтными топологиями.
5. Разработаны новые методы управления передачей данных в сетях на кристалле, которые отличаются от существующих тем, что учитывают свойства циркулянтных графов и обеспечивают свободную от дедлоков маршрутизацию за счет использования дополнительной ациклической подсети или использования виртуальных каналов и декомпозиции графа топологии на подсети.

Практическое значение полученных результатов заключается в том, что:

1. Предложенное новое направление в проектировании сетей на кристалле, основанное на использовании циркулянтных топологий, открывает разработчикам более широкий выбор технических решений и подходов для проектирования сетей на кристалле с учетом всех требований и ограничений, накладываемых конкретной задачей проектирования сети и условиями ее эксплуатации.
2. Разработаны программные средства для синтеза оптимальных циркулянтных графов с заданными параметрами.
3. Создан датасет оптимальных циркулянтных графов, который позволяет с помощью математических методов и методов машинного обучения получать оценки характеристик циркулянтов для заданных параметров, а также проводить поиск и исследование новых семейств циркулянтных графов.
4. Разработанные новые и адаптированные существующие модели сетей на кристалле разного уровня абстракции и средства прототипирования на их основе

представляют собой единую интегрированную САПР, которая реализует этап высокоуровневого проектирования и объединена с этапами логического и физического синтеза, образуя сквозной маршрут проектирования сетей на кристалле.

5. Разработанные новые алгоритмы маршрутизации и методы управления передачей данных в сетях на кристалле позволяют обеспечить маршрутизацию трафика в различных конфигурациях и для различных условий функционирования сетей на кристалле с циркулянтными топологиями, в том числе при неравномерном распределении нагрузки, наличии дедлоков, выходе из строя узлов сети и др.

Материалы диссертации в общей сложности опубликованы в 50 печатных работах, из них 16 статей – в рецензируемых журналах (7 – Q1 Scopus, 9 – Q2 Scopus, 5 – Q1 WoS, 10 – Q2 WoS), 12 статей в журналах ВАК (список С, D), 24 – в сборниках статей конференций. Получено 7 свидетельств на программы для ЭВМ.

Защита диссертации осуществляется по 10 статьям Q1–Q2 Scopus/WoS, 1 статье ВАК/RSCI и 1 статье в сборнике трудов ведущей международной конференции (Scopus).

Апробация полученных результатов

Основные результаты диссертационного исследования представлены автором диссертации на следующих международных и специализированных конференциях:

1. Доклад «SystemC NoC Simulation as the Alternative to the HDL and High-level Modeling», 18th FRUCT & ISPIT Conference, апрель 2016, Санкт-Петербург, Россия.
2. Доклад «Application of exhaustive search, branch and bound, parallel computing and Monte-Carlo methods for the synthesis of quasi-optimal network-on-chip topologies», 2017 IEEE East-West Design & Test Symposium (EWDTS), октябрь 2017, Нови Сад, Сербия.
3. Доклад «Разработка алгоритма маршрутизации в сетях на кристалле с топологией мультипликативный циркулянт», Проблемы разработки перспективных микро- и нанoeлектронных систем (МЭС-2018), октябрь 2018, Зеленоград, Россия.
4. Доклад «Routing in Networks-on-Chip with Circulant Topology with Three Generatrices of Type $C(N;S_1, S_2, S_3)$ », IEEE 2019 International Russian Automation Conference (RusAutoCon), сентябрь 2019, Сочи, Россия.
5. Доклад «Fault-Tolerant Routing in Networks-on-Chip Using Self-Organizing Routing Algorithms», 47th Annual Conference of the IEEE Industrial Electronics Society (IECON), октябрь 2021, Торонто, Канада.

6. Доклад «Optimal Routing Algorithm in Dense Gaussian Networks-on-Chip», IEEE 2nd International Conference on Electrical, Computer, Communications and Mechatronics Engineering (ICECCME), ноябрь 2022, Мальдивы.

Результаты диссертационного исследования легли в основу следующих научно-исследовательских работ, выполненных в соавторстве:

1. Проект Научного фонда НИУ ВШЭ «Проектирование сетей на кристалле на основе циркулянтных топологий», № 18-01-0074, 2018–2019.
2. Фундаментальный проект ЦФИ НИУ ВШЭ «Синтез циркулянтных топологий для применения в сетях на кристалле», рег. № НИОКТР АААА-Б19-219042690141-3, 2018.
3. Фундаментальный проект ЦФИ НИУ ВШЭ «Моделирование сетей на кристалле с подсистемой связи на основе циркулянтных топологий», рег. № АААА-Б20-220051590048-4, 2019.
4. Фундаментальный проект ЦФИ НИУ ВШЭ «Разработка гибридной модели для проектирования и симуляции сетей на кристалле», рег. № НИОКТР АААА-Б21-221011990285-2, 2020.
5. Фундаментальный проект ЦФИ НИУ ВШЭ «Разработка алгоритмов маршрутизации в сетях на кристалле», рег. № НИОКТР 222030100043-1, 2021.
6. Фундаментальный проект ЦФИ НИУ ВШЭ «Исследование новых перспективных топологий и методов маршрутизации для применения в сетях на кристалле», рег. № НИОКТР 223020200338-7, 2022.
7. Фундаментальный проект ЦФИ НИУ ВШЭ «Автоматизация моделирования сетей на кристалле», рег. № НИОКТР 123020800124-1, 2023.
8. Фундаментальный проект ЦФИ НИУ ВШЭ «Исследование новых классов циркулянтных графов и их характеристик для проектирования сетей на кристалле», 2024.
9. Проект РНФ «Самоорганизация в сетях на кристалле: принципы, модели, алгоритмы маршрутизации, программы, производственные технологии», № 22-29-00979, рег. № НИОКТР 122031400059-7, 2022–2023.

Результаты диссертационной работы, в частности, разработанные средства прототипирования масштабных проектов (в т.ч. сетей на кристалле) с помощью программно-аппаратного комплекса на основе нескольких ПЛИС рассмотрены ведущими специалистами ООО «КНС ГРУПП» (Группа компаний YADRO), в результате чего было одобрено решение о рекомендации указанных выше результатов для использования

лидерами индустрии разработки средств прототипирования многопроцессорных систем с целью уменьшения аппаратных затрат и ускорения процесса отладки многопроцессорных систем на кристалле, на что было получено официальное письмо, подтверждающее, что результаты диссертационной работы могут быть использованы широким спектром компаний-дизайн-центров отечественной технологической индустрии в своих разработках систем прототипирования на основе нескольких ПЛИС.

Результаты диссертационной работы внедрены в учебный процесс департамента компьютерной инженерии МИЭМ НИУ ВШЭ при подготовке бакалавров по направлению 09.03.01 «Информатика и вычислительная техника», а именно, в преподавании дисциплин: «Проектирование систем на кристалле», «Высокоуровневое и имитационное моделирование цифровых систем», «Системное проектирование цифровых устройств», а также при выполнении проектов студентами 2–4 курсов в рамках проектной деятельности.

Список статей, представленных к защите по теме диссертации:

[1*] Romanov, A.; Ivannikov, A. SystemC Language Usage as the Alternative to the HDL and High-Level Modeling for NoC Simulation. *Int. J. Embed. Real-Time Commun. Syst.* **2018**, doi:10.4018/IJERTCS.2018070102. (Q2 Scopus, Q4 WoS)

<https://www.igi-global.com/article/systemc-language-usage-as-the-alternative-to-the-hdl-and-high-level-modeling-for-noc-simulation/204481>

[2*] Romanov, A.Y. Development of Routing Algorithms in Networks-on-Chip Based on Ring Circulant Topologies. *Heliyon* **2019**, 5, e01516, doi:10.1016/j.heliyon.2019.e01516. (Q1 Scopus, Q1 WoS)

<https://www.sciencedirect.com/science/article/pii/S2405844018355208>

[3*] Monakhova, E.A.; Romanov, A.Y.; Lezhnev, E.V. Shortest Path Search Algorithm in Optimal Two-Dimensional Circulant Networks: Implementation for Networks-on-Chip. *IEEE Access* **2020**, 8, 215010–215019, doi:10.1109/ACCESS.2020.3040323. (Q1 Scopus, Q2 WoS)

<https://ieeexplore.ieee.org/document/9268938>

[4*] Romanov, A.Y.; Lezhnev, E.V.; Glukhikh, A.Y.; Amerikanov, A.A. Development of Routing Algorithms in Networks-on-Chip Based on Two-Dimensional Optimal Circulant Topologies. *Heliyon* **2020**, 6, e03183, doi:10.1016/j.heliyon.2020.e03183. (Q1 Scopus, Q1 WoS)

<https://www.sciencedirect.com/science/article/pii/S2405844020300281>

[5*] Romanov, A.Y.; Starykh, V.A. Routing in Triple Loop Circulants: A Case of Networks-on-Chip. *Heliyon* **2020**, 6, e04427, doi:10.1016/J.HELIYON.2020.E04427. (Q1 Scopus, Q1 WoS)

<https://www.sciencedirect.com/science/article/pii/S2405844020312718>

- [6*] Monakhov, O.G.; Monakhova, E.A.; Romanov, A.Y.; Sukhov, A.M.; Lezhnev, E. V. Adaptive Dynamic Shortest Path Search Algorithm in Networks-on-Chip Based on Circulant Topologies. *IEEE Access* **2021**, *9*, 160836–160846, doi:10.1109/ACCESS.2021.3131635. (Q1 Scopus, Q2 WoS)
<https://ieeexplore.ieee.org/document/9628133>
- [7*] Monakhova, E.A.; Monakhov, O.G.; Romanov, A.Y. Routing Algorithms in Optimal Degree Four Circulant Networks Based on Relative Addressing: Comparative Analysis for Networks-on-Chip. *IEEE Trans. Netw. Sci. Eng.* **2023**, *10*, 413–425, doi:10.1109/TNSE.2022.3211985. (Q1 Scopus, Q1 WoS)
<https://ieeexplore.ieee.org/document/9910381>
- [8*] Romanov, A. The Dataset for Optimal Circulant Topologies. *Big Data Cogn. Comput.* **2023**, *7*, 80. DOI: 10.3390/bdcc7020080. (Q2 Scopus, Q1 WoS)
<https://www.mdpi.com/2504-2289/7/2/80>
- [9*] Romanov, A.Y.; Myachin, N.M.; Lezhnev, E.V.; Ivannikov, A.D.; El-Mesady, A. Ring-Split: Deadlock-Free Routing Algorithm for Circulant Networks-on-Chip. *Micromachines* **2023**, *14*, 141. DOI: 10.3390/mi14010141. (Q2 Scopus, Q2 WoS)
<https://www.mdpi.com/2072-666X/14/1/141>
- [10*] El-Mesady, A.; Romanov, A.Y.; Amerikanov, A.A.; Ivannikov, A.D. On Bipartite Circulant Graph Decompositions Based on Cartesian and Tensor Products with Novel Topologies and Deadlock-Free Routing. *Algorithms* **2023**, *16*, 10. doi:10.3390/a16010010. (Q2 Scopus, Q2 WoS)
<https://www.mdpi.com/1999-4893/16/1/10>
- [11*] Романов, А. Ю. Исследование сетей на кристалле с топологией mesh с помощью модели NoCTweak. *Информационные технологии* **2016**, *22*, 7. 498–503. (БАК, Список D)
http://novtex.ru/IT/it2016/it716_web-498-503.pdf
- [12*] Romanov, A.; Myachin, N.; Sukhov, A. Fault-Tolerant Routing in Networks-on-Chip Using Self-Organizing Routing Algorithms. *Proceedings of IECON 2021 – 47th Annual Conference of the IEEE Industrial Electronics Society*; IEEE, **2021**. DOI: 10.1109/IECON48115.2021.9589829. (б/к Scopus, б/к WoS)
<https://ieeexplore.ieee.org/document/9589829>

3 Краткое содержание работы. Основные результаты

Основные результаты диссертационной работы логически делятся на 4 части, отражающие все необходимые элементы для обеспечения возможности проектирования сетей на кристалле на основе циркулянтных топологий:

1. Методы и средства синтеза оптимальных циркулянтных топологий по критериям уменьшения среднего расстояния между узлами и диаметра.
2. Средства моделирования и прототипирования сетей на кристалле, которые поддерживают циркулянтные топологии.
3. Детерминированные и адаптивные алгоритмы маршрутизации для различных семейств циркулянтных топологий применительно к сетям на кристалле.
4. Методы управления трафиком, борьбы с дедлоками и ошибками в сетях на кристалле с циркулянтными топологиями.

3.1 Синтез циркулянтных топологий

Циркулянтным графом (циркулянтной сетью) [72] называется граф, состоящий из множества вершин $V = \{0, 1, \dots, N - 1\}$ и ребер $E = \{(v, (v \pm s_i) \bmod N) \mid v \in V, i = \overline{1, k}\}$. Сигнатура циркулянтного графа (параметрическое описание) имеет вид $C(N; s_1, s_2, \dots, s_k)$, где N – количество вершин, $1 \leq s_1 < s_2 < \dots < s_k \leq N/2$ – образующие циркулянтного графа, k – его размерность.

Образующие циркулянтного графа определяют шаги переходов между соседними вершинами графа. Например, сигнатура $C(27; 1, 4, 7)$ определяет граф, приведенный на рисунке 3.

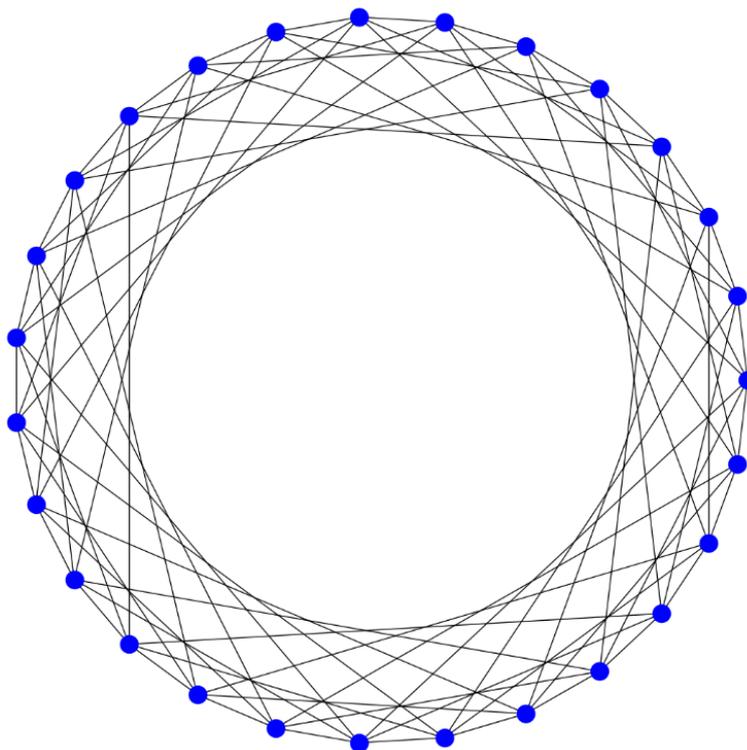


Рисунок 3 – Циркулянтный граф $C(27; 1, 4, 7)$

Диаметр и среднее расстояние кратчайших путей, а также ширина бисекции относятся к основным параметрам топологии, определяющим эффективность функционирования системы передачи данных. Оптимальным является циркулянтный граф, имеющий минимальный диаметр и среднее расстояние при заданных порядке и размерности графа [17].

Одной из проблем синтеза циркулянтов является поиск семейств оптимальных графов с количеством узлов большим, чем 100 и степенью вершин большей 4 [73]. Поиску аналитических описаний результатов вычислений статических параметров графов уделяется большое внимание. Так в работе [74] получена серия параметрически описываемых бесконечных семейств кольцевых циркулянтных сетей степени шесть, что дало возможность разработки общих аналитических методов поиска кратчайших путей циркулянтных графов. А в работе [75] представлены формулы вычисления диаметра в них. В работах [24-26] найдены семейства двумерных оптимальных циркулянтов, в работе [27] – аналитически описываемые семейства циркулянтов разных степеней, больших 6. Возможен синтез некоторых семейств графов за счет применения различных математических операций на графах [76-78]. В работе [79] представлена таблица, позволяющая вычислять диаметр

циркулянтных графов класса $C(N; 1, s_1)$ с помощью формул, что также является весомым результатом в области поиска аналитических формул.

Аналитические описания семейств оптимальных графов, приведенные в различных исследованиях, не покрывают все возможные варианты оптимальных циркулянтных графов для разных критериев оптимальности и параметров графов. Поиск оптимальных графов для инженерных и научных приложений предлагается осуществлять программными средствами.

Использование непосредственно метода исчерпывающего поиска (когда последовательно перебираются различные сигнатуры циркулянтов, для каждой из них проводится расчет характеристик и отбираются наилучшие по заданным критериям с учетом определенного порядка и размерности) современными вычислительными средствами не представляется возможным из-за резкого увеличения количества вариантов перебора, а также сложности процедур вычисления диаметра, среднего расстояния, ширины бисекции и др. Эта задача относится к NP-трудным [17, 80], и даже применение высокопроизводительного кластера [16] недостаточно. Поэтому метод исчерпывающего поиска был дополнен [81, 82] методами распараллеливания вычислений, методом ветвей и границ, а также эвристическими правилами на основе использования свойств симметричности и регулярности циркулянтных графов.

Первый базовый прототип программного обеспечения, который позволил получать первые серии сгенерированных сигнатур графов был представлен на конференции ELNANO в 2018 г. [80] и далее постоянно развивался, пока в работе [8*] не была представлена стабильная версия программного обеспечения, с помощью которого (и его предыдущих версий) за 7 лет был получен обширный датасет оптимальных циркулянтных графов с порядком до 1000 и размерностью до 10. Программное обеспечение размещено в открытом репозитории с открытым кодом и может использоваться другими исследователями; также с помощью него можно дополнительно генерировать новые сигнатуры под конкретные требования к итоговому графу. Структура приложения для генерации сигнатур циркулянтных графов представлена на рисунке 4.

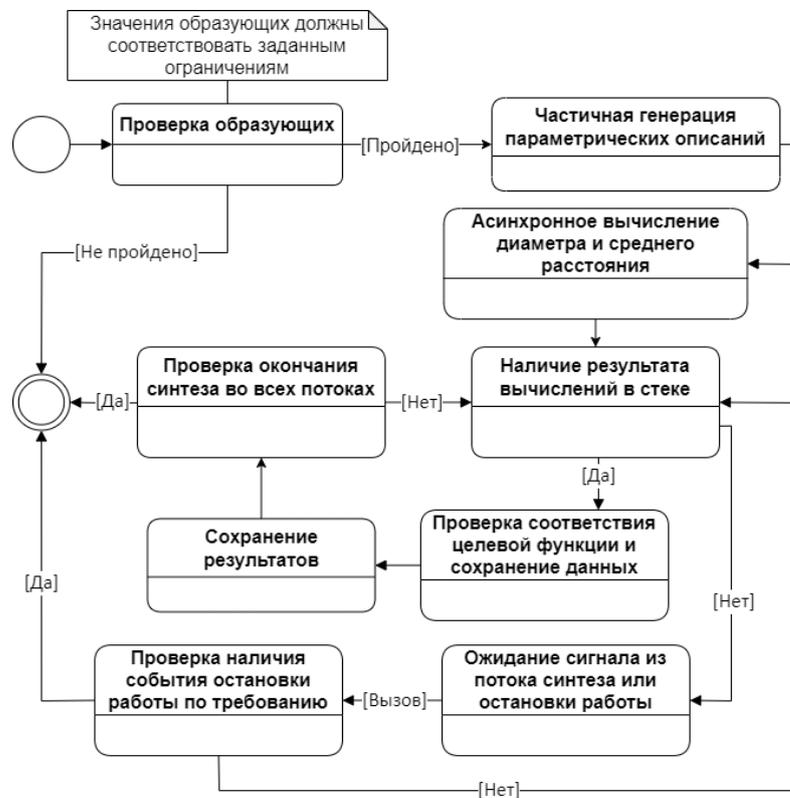
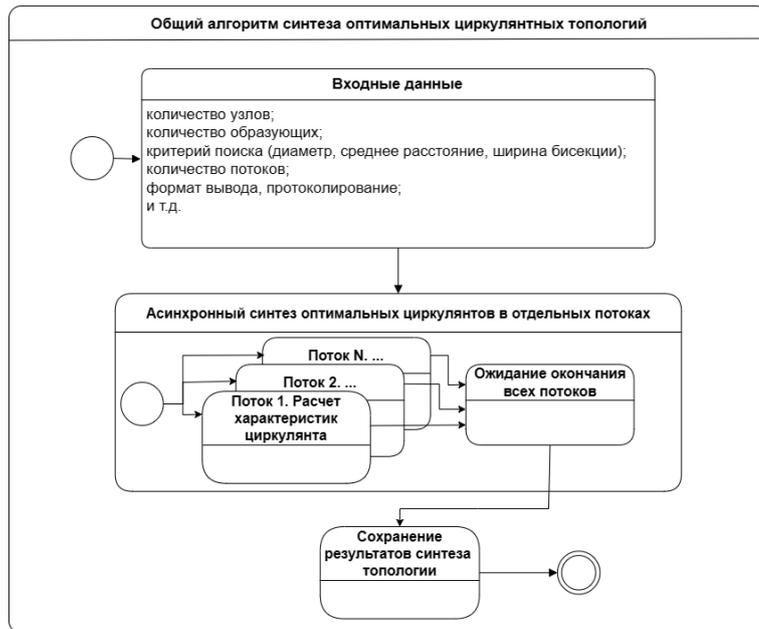


Рисунок 4 – Структура программного обеспечения для генерации сигнатур циркулянтных графов

Ускорение процедуры поиска сигнатур циркулянтных графов производилось в двух плоскостях: на основе свойств самих графов, за счет чего уменьшается количество вариантов сигнатур-претендентов, а также за счет ускорения и уменьшения требований к ресурсам для выполнения алгоритма поиска диаметра графа.

Рассмотрим методы ускорения поиска применительно к решаемой задаче. Обозначим образующие топологии $(1 \leq s_i < N) \in S$ [63], где N – количество узлов, k – количество образующих, $i = 1, \dots, k$. Если брать значение образующей, больше чем N , то в этом случае будут создаваться повторяющиеся параметрические описания топологии, соответствующие описаниям $C(N; s_1 \% N, s_2 \% N, \dots, s_k \% N)$, где $s_i \geq N$, $\%$ – взятие остатка от деления. Если их отбросить, останется $(N - 1) \cdot k$ вариантов возможных топологий.

Еще одна особенность циркулянтных графов состоит в том, что циркулянтные топологии с разными параметрическими описаниями, например, $C(10; 2, 1)$ и $C(10; 1, 2)$, являются одинаковыми [72]. Для устранения таких повторов вводится условие $1 < s_1 < s_2 < \dots < s_k < N$ (образующие упорядочены в порядке возрастания; нет повторяющихся образующих), что приводит к сокращению лишних повторных проверок топологий.

Еще один шаг к уменьшению количества переборov состоит в использовании изоморфизма циркулянтных топологий типа $C(N; s_1, \dots, s_i, \dots, s_k)$ и $C(N; s_1, \dots, N - s_i, \dots, s_k)$ [72]. Это свойство позволяет ограничиться перебором значений образующих $s_k < N/2 + N\%2$ (рисунок 4).

Учет свойств циркулянтных топологий в алгоритме, реализующем исчерпывающий поиск, позволяет значительно сократить количество повторов, а количество итераций в целом составляет значение $\approx (N/4 + 1/2)^k$, что приводит к уменьшению времени поиска топологий до 10000 раз.

Для большинства регулярных топологий, таких как mesh, hypercube [83], torus, расчет диаметра и среднего расстояния выполняется по формулам, зависящим от количества узлов [44]. Циркулянтная топология определяется порядком графа и длинами образующих, поэтому универсальных формул для вычисления диаметра и среднего расстояния не существует. В большинстве случаев можно только оценить максимальные нижние и верхние границы этих параметров [62], но трудно вычислить точные значения этих метрик для конкретных экземпляров топологий. Только для некоторых классов циркулянтов, например двумерных, существуют формулы для нахождения оптимальных топологий [84, 85]. В связи с этим для каждой сгенерированной топологии необходимо находить диаметр и среднее расстояние как для обычной нерегулярной топологии (рисунок 4). Для некоторых семейств циркулянтов (например, для кольцевых двумерных циркулянтов [62, 79, 86–88]) существуют

быстрые алгоритмы вычисления некоторых характеристик, которые используются в разработанном программном обеспечении. Но для общего случая требуется использовать алгоритм Дейкстры [89] (благодаря своей простоте, он применяется в работе [80]), A*[90] и другие. Поскольку циркулянтные топологии могут быть описаны в виде циркулянтных матриц (подвида матриц Теплица [91]), достаточно найти все пути из любой одной вершины в другие вершины. Диаметру графа в этом случае будет соответствовать самое большое расстояние между вершинами, а среднему расстоянию – среднее арифметическое длин этих путей [92].

Классический алгоритм Дейкстры [89] оперирует с матрицами смежности и представляет собой последовательный поиск в ширину. Это приводит к тому, что процедура поиска довольно длительная и требует значительных расходов оперативной памяти для графов большого порядка. Поэтому алгоритм поиска был модифицирован путем представления графа в виде массива его образующих, при этом хранение промежуточных расстояний между вершинами осуществляется тоже в массиве. Это дало ускорение алгоритма до 3,5 раз и позволило привести зависимость потребления памяти от количества узлов от квадратичной до линейной. Все это в совокупности с ускорением, полученным за счет уменьшения вариантов перебора, привело к ускорению итоговой процедуры поиска оптимальных циркулянтных топологий до 35 000 раз.

3.2 Датасет циркулянтных топологий

С помощью разработанного программного обеспечения создан датасет (набор данных) оптимальных циркулянтных графов [8*] и средства для хранения и обработки данных такого рода [93, 94]. С его помощью можно проверять другие алгоритмы синтеза [16, 17, 95] а также аналитические формулы [79, 88, 96] для описания характеристик циркулянтных графов.

Исследование полученного датасета позволяет утверждать, что поиск оптимальных циркулянтных графов для задач применения в сетях на кристалле имеет смысл проводить среди подмножества кольцевых циркулянтов [72], поскольку в большинстве случаев среди оптимальных циркулянтов для определенного количества узлов существует кольцевой циркулянт. Но даже если его нет, найдется оптимальный кольцевой циркулянт, характеристики которого будут близки ($PPMC \rightarrow 1, MAE \rightarrow 0$) к предельно оптимальному циркулянту (рисунок 5) [2*] [97]. Если этим отличием пренебречь, то можно снизить на 1 количество степеней свободы процедуры поиска. Также полученный датасет позволяет доказать преимущество циркулянтных топологий над топологиями mesh и torus.

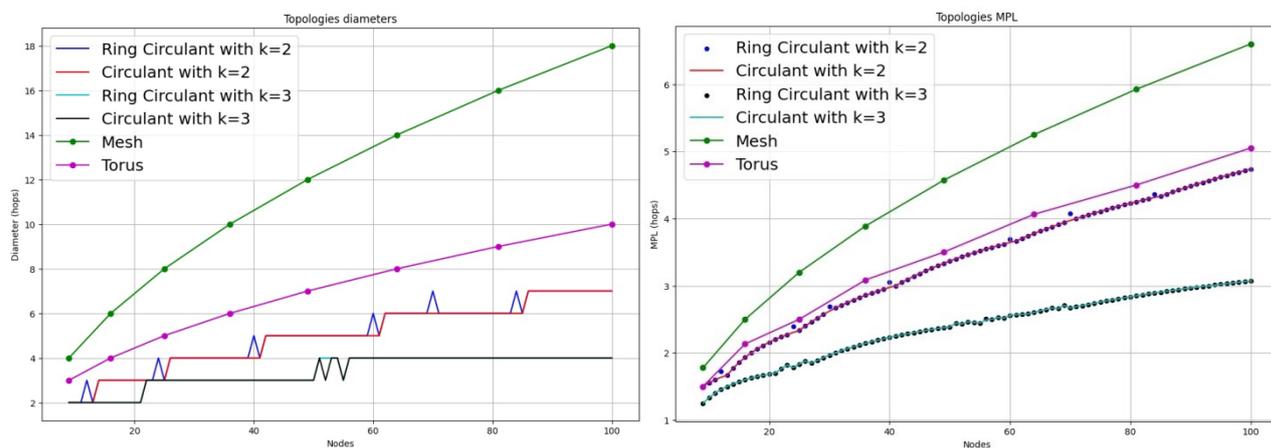


Рисунок 5 – Сравнение характеристик кольцевых и предельно оптимальных циркулянтных графов 2 и 3 порядка, а также mesh и torus квадратной формы

Созданный датасет может быть использован для выявления регулярных зависимостей между характеристиками графов (диаметр, среднее расстояние, длины образующих, ширина бисекции) и количеством их вершин, размерностью и т. д. [8*]. Кроме того, полученный набор данных может быть использован для обучения моделей машинного обучения [98] для предсказания характеристик графов. Представление сгенерированных топологий в виде набора данных открывает широкие возможности для изучения оптимальных циркулянтных графов, а также для поиска новых семейств и формул для оценки их характеристик. Поиск новых семейств циркулянтных графов является актуальной и открытой проблемой, а полученный датасет является первым в своем роде и служит образцом для разработки подобных датасетов другими учеными [96].

3.3 Моделирование и прототипирование сетей на кристалле

Процесс проектирования сети на кристалле можно разделить на несколько основных последовательных этапов [15, 99]: составление технического задания, разработка архитектуры сети, высокоуровневое моделирование, низкоуровневое моделирование, прототипирование или косимуляция, синтез интегральной схемы сети на кристалле. Как показал опыт внедрения и развития топологии spidergon [31], важно, чтобы для каждого этапа были свои инструменты с открытым исходным кодом, и чтобы они были объединены единым интерфейсом и форматами передачи данных между разными этапами проектирования для обеспечения принципа сквозного проектирования сети на кристалле.

Этапы составления технического задания и архитектуры сети на кристалле выходят за рамки данной работы и подразумевают под собой использование стандартов и средств организации документооборота в рамках ERP-системы компании. На этих этапах

формулируются требования к сети на кристалле и принимаются предварительные решения по выбору того, как будет организована сеть.

Этапы высокоуровневого и низкоуровневого моделирования до сих пор полностью не формализованы. Имеются сотни высокоуровневых [11*] [39] и десятки низкоуровневых [1*] [40] моделей сетей на кристалле, предназначенных для исследования и анализа различных аспектов сетей на кристалле. Они отличаются как языками описания, так и точностью; наборами входных параметров и исследуемыми характеристиками.

Этап прототипирования тесно связан с низкоуровневым моделированием, поскольку является реализацией HDL-модели сети на кристалле на ПЛИС, что позволяет в тысячи раз ускорить процесс моделирования и более точно исследовать изменение сигналов на уровне чипа [1*]. Сложность задачи состоит в том, что ресурсы чипа ПЛИС значительно ограничены, в результате чего на нем невозможно разместить сеть на кристалле большого размера. Эта проблема решается за счет разделения сети на кристалле на несколько чипов ПЛИС или отдельного моделирования различных частей ПЛИС [100].

Этап синтеза интегральной схемы сети на кристалле описан и реализуется теми же средствами, что и для разработки интегральных схем. Здесь имеются как проприетарные программные продукты (например, IC Design compiler) [101, 102], так и открытые OpenROAD и др. [103, 104].

Единый маршрут проектирования сети на кристалле, обеспечивающий выполнение принципа сквозного проектирования, предлагается реализовать в формате интегрированной САПР, обобщенная архитектура которой представлена на рисунке 6.

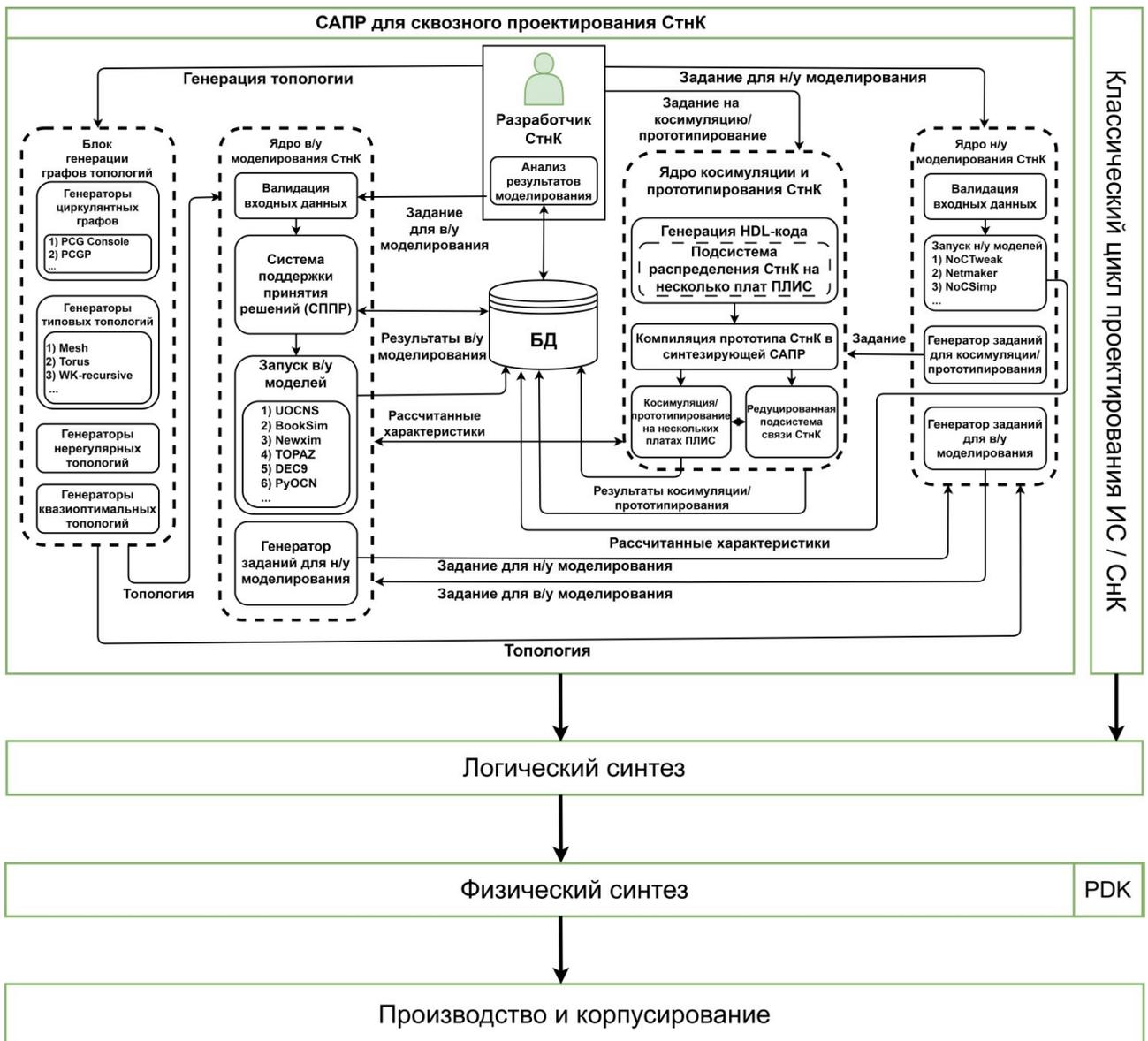


Рисунок 6 – Обобщенная архитектура САПР для реализации единого маршрута проектирования сети на кристалле

В рамках предложенной архитектуры САПР [15, 105] автором разработаны новые [1*, 9*] [106] и адаптированы существующие [11*] [107–109] модели сетей на кристалле разного уровня абстракции, созданы средства прототипирования сетей на кристалле [100, 110–112] и описаны единые форматы передачи данных между разными этапами проектирования сети на кристалле [113, 114]. Это позволило провести сравнительный анализ результатов моделирования циркулянтных и других топологий сетей на кристалле, а также реализаций различных алгоритмов маршрутизации [2*, 3*, 4*, 5*, 6*, 7*], борьбы с дедлоками [9*, 10*] и ошибками в сети [12*], за счет чего подтвердить преимущества предложенных новых решений.

3.4 Детерминированные алгоритмы маршрутизации

Основной проблемой при разработке новых топологий для сетей на кристалле является то, что кроме топологии, необходимо еще разработать достаточное количество разнообразных алгоритмов маршрутизации, которые удовлетворяли бы требованиям к простоте, адаптивности, оптимальности, потребляемым ресурсам и пр. За 20 лет развития теории проектирования сетей на кристалле для топологий mesh и torus исследователями предложено несколько сотен различных алгоритмов маршрутизации [41, 115–117]. Для топологий spidergon [31], WK-recursive [118], иерархических топологий [119] и др. существуют свои алгоритмы.

При этом в сети на кристалле нельзя непосредственно перенести методы и подходы к маршрутизации, используемые в классических коммуникационных сетях. Коммуникационная подсистема сети на кристалле, основу которой составляют маршрутизаторы, классическая схема которых приведена на рисунке 7, может потреблять до 40% энергопотребления чипа и до 30% ресурсов [120].

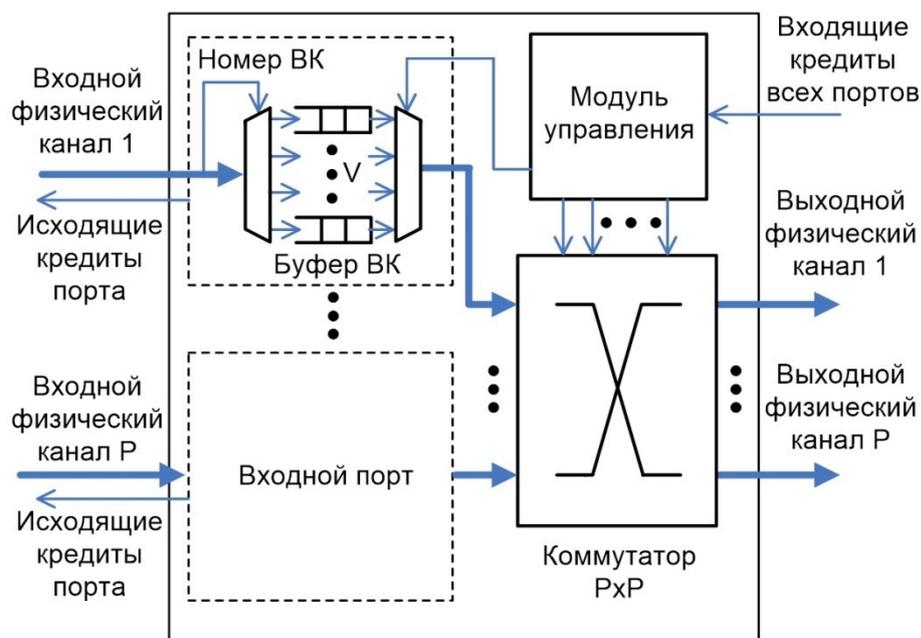


Рисунок 7 – Классическая схема маршрутизатора сети на кристалле

Маршрут движения пакета может быть рассчитан заранее в вычислительном узле или храниться в специализированной таблице, после чего записан в головной флит пакета перед отправкой в сеть. Тогда реализация маршрутизатора будет минимальной – достаточно будет считать очередной шаг и направить пакет в соответствующий порт (рисунок 8). Но такой подход слишком избыточен и требует много вычислительных ресурсов или памяти. Поэтому в сети на кристалле определение пути следования пакета осуществляется, как правило, в самом маршрутизаторе.

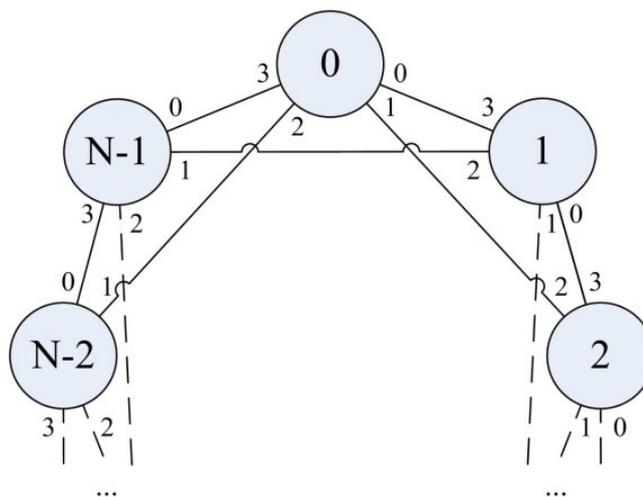


Рисунок 8 – Пример нумерации портов маршрутизаторов в сети на кристалле [2*].

Наиболее простой и очевидный способ – табличная маршрутизация – описан в работе [2*]. Пакет в головном флите содержит номер узла назначения. Каждый маршрутизатор хранит список портов, в которые должен быть направлен пакет, чтобы попасть в соответствующий узел. Поскольку циркулянты полностью симметричны относительно своих вершин [72], таблица будет идентична для всех узлов, при этом в ней можно хранить информацию только для правой половины кольца. Кроме того, расположенные рядом узлы на чипе могут иметь общую таблицу маршрутизации. Тем не менее, даже с такими улучшениями данный подход приводит к избыточным расходам ресурсов памяти чипа [4*].

В работе [2*] предлагается другой алгоритм маршрутизации, получивший название «Маршрутизация по часовой стрелке». Идея алгоритма состоит в том, чтобы в каждом маршрутизаторе был реализован простой цифровой автомат, который бы сравнивал расстояние между текущим узлом и узлом назначения с длинами образующих по убыванию, направляя пакет в соответствующий порт в направлении максимального приближения к узлу назначения. Таким образом, каждый маршрутизатор принимает решение на 1 шаг вперед, гарантируя постепенно приближение пакета к узлу назначения.

Этот алгоритм характеризуется низкими аппаратными затратами, но он детерминирован, т. е. не учитывает множество вариантов маршрутов и не устойчив к ошибкам сети; кроме того, в статье [2*] было доказано, что он не оптимален (возможно наличие более короткого пути по глобальному циклу, образованному более длинной образующей) (рисунок 9).

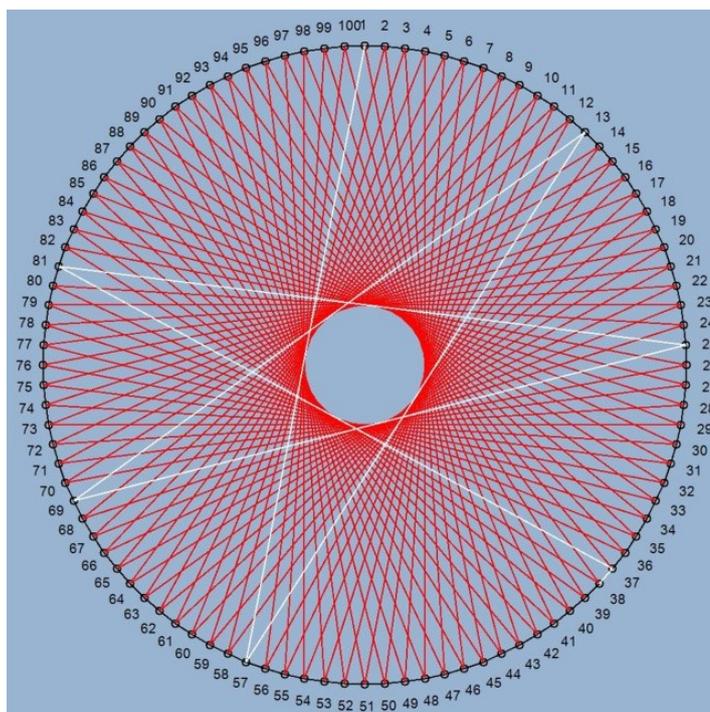


Рисунок 9 – Кратчайший путь в циркулянте $C(100; 1, 44)$ из узла 1 в узел 38 [2*].

Улучшенная оптимальная версия этого алгоритма под названием «Адаптивная маршрутизация по часовой стрелке» требует значительно больше ресурсов [4*].

Все представленные выше алгоритмы были реализованы для случая кольцевых двумерных циркулянтов, но могут быть легко перенесены с улучшениями на другие семейства циркулянтных графов [5*]. Были разработаны также алгоритмы маршрутизации для конкретных семейств, таких как $C(N; D, D + 1)$ [121] (предложены в работах [85, 122]), мультипликативные циркулянты [123–125], трехмерные циркулянты [5*] [126–130], учитывающие топологические особенности этих семейств графов.

Особенность описанных алгоритмов состоит в том, что они разработаны на основе различных эвристически выработанных правил путем изучения особенностей тех или иных семейств циркулянтных графов с применением принципа жадного продвижения, когда выбор следующего шага происходит по принципу максимального приближения к узлу назначения. Они просты в реализации и представляют собой баланс между затратами логических элементов, блоков памяти и величиной коэффициента эффективности (отношение суммы длины всех путей к сумме кратчайших путей в графе). Разработчик может выбрать среди имеющихся алгоритмов маршрутизации тот, который соответствует требованиям к сети на кристалле. Тем не менее, тот факт, что они в большинстве своем не оптимальны, потребовал использования математических методов для разработки новых алгоритмов маршрутизации, имеющих гарантированную оптимальность.

Примером такого алгоритма является «Алгоритм с расчетом коэффициентов образующих» описанный в работе [5*]. Его идея состоит в том, что путь между двумя вершинами трехмерного циркулянта можно представить в виде формулы:

$$N \cdot c + dist = a_1 s_1 + a_2 s_2 + a_3 s_3,$$

где N – количество вершин,
 c – количество полных оборотов в графе,
 $dist$ – модуль разницы между номерами вершин,
 a_i – коэффициент при s_i образующей.

Алгоритм состоит в том, чтобы методом перебора подобрать такие значения a_1, a_2, a_3 и c , чтобы $\sum_i |a_i| \rightarrow min$. Диапазон значений коэффициентов для каждого циркулянтного графа может быть рассчитан заранее. При этом алгоритм может быть распараллелен на уровне аппаратуры, а его сложность составляет $O(1)$.

Еще один алгоритм маршрутизации, который был найден с использованием математических методов, получил название «Алгоритм парных обменов» и описан в работе [3*]. Он предназначен для использования в популярном семействе оптимальных двумерных циркулянтов вида $C(N; D, D + 1)$ [85, 122], поскольку это практически единственное семейство оптимальных циркулянтных графов, которые можно описать в виде формулы. Применяя метод тесселяции графа на плоскости (рисунок 10), удалось сформулировать алгоритмическое описание алгоритма маршрутизации, имеющего сложность $O(1)$, и доказать его оптимальность.

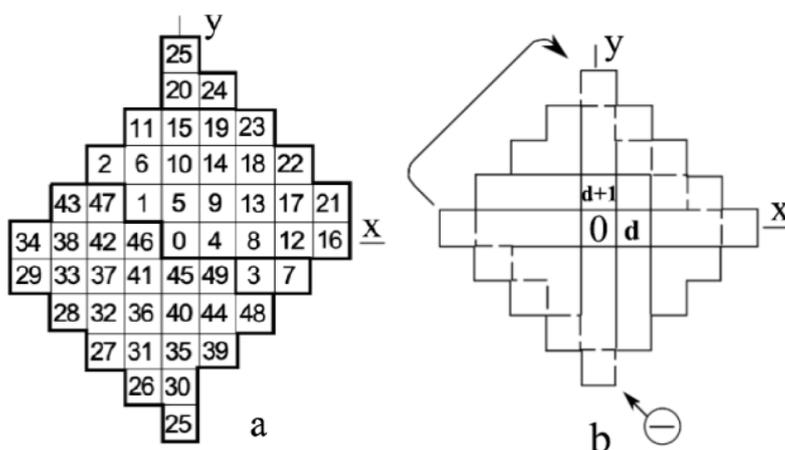


Рисунок 10 – Тесселяция графа $C(50; 4, 5)$ на плоскости [3*]

Он имеет меньшие аппаратные затраты в сравнении с предыдущим, разработанным на основе эвристик алгоритмом, и имеет меньшую алгоритмическую сложность, чем алгоритмы, полученные другими учеными и применимые для данного семейства циркулянтов (таблица 1).

Таблица 1 – Временная сложность алгоритмов маршрутизации для двумерных циркулянтов

Алгоритм	Топология	Временная сложность	Оптимальный
Алгоритм парных обменов [3*]	$C(N; D, D + 1)$	$O(1)$	Да
Robic [131]	$C(N; s_1, s_2)$	$O(N^{1/2})$	Да
Dobracev и др. [132]	$C(N; s_1, s_2)$	$O(\log N)$	Да
Zerovnik и др. [133]	$C(N; s_1, s_2)$	$O(\log N)$	Да
Gomez и др. [134]	$C(N; s_1, s_2)$	$O(\log N)$	Да
Chen и др. [135]	$C(N; s_1, s_2)$	$O(2 \log N)$	Да
Martinez и др. [136]	$C(N_D; D, D + 1)$	$O(D)$	Да

Таким образом, разработанные детерминированные квазиоптимальные и оптимальные одношаговые и многошаговые алгоритмы маршрутизации для различных семейств циркулянтных графов обеспечивают возможность выполнения маршрутизации трафика в сетях на кристалле на основе циркулянтных топологий и предоставляют разработчику выбор наиболее подходящего алгоритма для задач проектирования сетей на кристалле. Описанная методика разработки алгоритма на основе эвристических правил или за счет применения математических методов позволяет разрабатывать алгоритмы маршрутизации для циркулянтных графов с любыми параметрами.

3.5 Адаптивные алгоритмы маршрутизации

Использование детерминированных алгоритмов маршрутизации в сети на кристалле оправдано, если известно, что она будет функционировать в условиях низкой загрузки трафиком, или потеря пакетов, передаваемых между узлами, для вычислительных задач, которые будет выполнять сеть на кристалле, допустима. Недостаток детерминированных алгоритмов маршрутизации состоит еще в том, что если в сети будет наблюдаться такое явление, как «горячие точки» (узлы, которые наиболее активно по сравнению с соседними генерируют или потребляют сетевой трафик) [11*], то это будет приводить к еще большей перегрузке сети, вплоть до невозможности обеспечивать необходимую пропускную способность.

Если требуется более равномерное распределение трафика в сети и если необходимо обеспечить для пакета возможность обойти загруженные участки сети, применяются адаптивные алгоритмы маршрутизации.

Для сетей на кристалле вида $C(N; D, D + 1)$ в работе [6*] были развиты идеи разработанного ранее детерминированного «Алгоритма парных обменов» [3*]. Была предложена быстрая процедура расчета векторов маршрутов, основанная на геометрическом принципе окрестностей (рисунок 11) и базовом алгоритме. Эти вектора – один раз

рассчитанные – далее хранятся не во всех узлах сети, а только в опорных узлах (рисунок 12) в виде таблиц отображения.

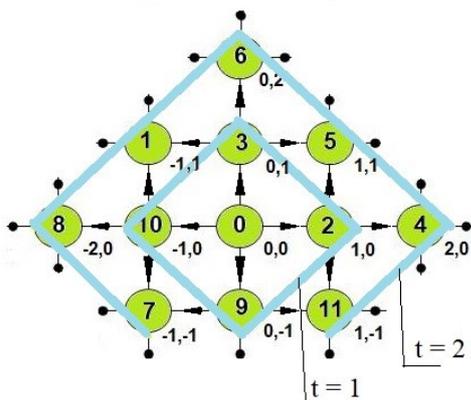


Рисунок 11 – Геометрический принцип окрестностей [6*] [137]

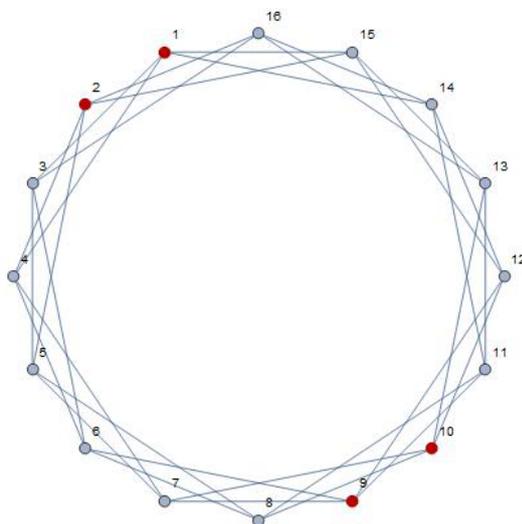


Рисунок 12 – Пример расположения опорных узлов в сети на кристалле [6*]

Было доказано, что (с учетом симметричности циркулянта) достаточно хранить таблицы маршрутов только для половины узлов и половины маршрутов. Также была предложена модификация маршрутизаторов, чтобы они могли обмениваться информацией о своей загруженности друг с другом. Таким образом была обеспечена адаптивность алгоритма маршрутизации за счет выбора следующего шага с учетом информации о доступности соседних узлов.

Адаптивные алгоритмы маршрутизации позволяют улучшить распределение нагрузки в сети и ускорить продвижение пакетов; они устойчивы к деструктивным явлениям, таким как блокировки флитов, выход из строя маршрутизаторов или соединений [41]. Но при этом они сложнее и часто требуют использования ресурсоемких операций (умножение, деление, деление по модулю и т. д.), которые не всегда эффективно синтезируются на уровне RTL.

В работе [7*] разработаны два алгоритма для семейства циркулянтов

$$C(N; s_1, s_2) = \begin{cases} C(N; D - 1, D), & N_{D-1} < N \leq 2D^2, \\ C(N; D, D + 1), & 2D^2 < N \leq N_D, \end{cases}$$

где $N_D = 2D^2 + 2D + 1$ (алгоритм GRBT) или $N = 2D^2 + D$ (алгоритм SRBT).

Их особенность состоит в том, что для расчета следующего шага используются только базовые арифметические операции, а сложность составляет $O(1)$. В этих алгоритмах тоже используется понятие опорных узлов, но в другом смысле. Это узлы, относительно которых выполняется адресация в сети. Это значит, что расположение и координаты узлов в сети определяется не их номерами (рисунок 13а), а расстояниями от опорных узлов.

С помощью метода тесселяции графа на плоскости (рисунок 13б) обоснован выбор и расположение опорных узлов, а также однозначность адресации в такой сети.

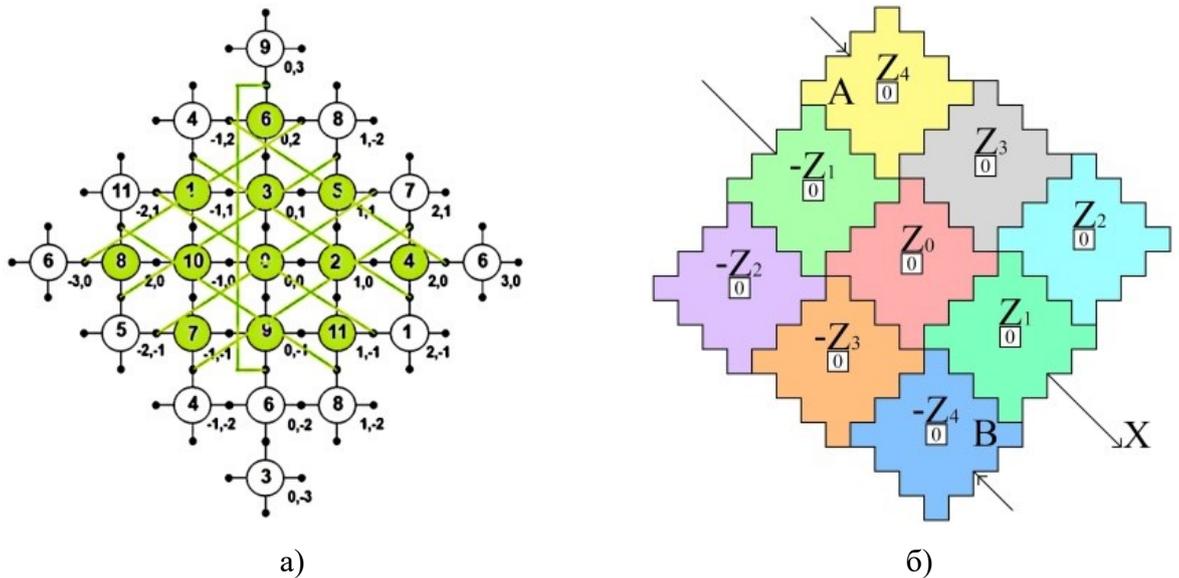


Рисунок 13 – а) Представление графа $C(12; 2, 3)$ на плоскости;

б) Тесселяция графа $C(25; 3, 4)$ на плоскости с разметкой опорных вершин [7*]

Суть алгоритма GRBT состоит в том, что выбирается нулевая опорная вершина и симметричные ей остальные опорные вершины с координатами, рассчитанными по предложенному алгоритму. Чтобы найти вектор кратчайших путей из одной вершины в другую, надо вычесть их координаты и сравнить нормированную длину с диаметром. Если она больше диаметра, то к полученным координатам надо добавить координаты опорных вершин и взять итоговую пару с минимальной нормированной длиной. В ином случае эта пара и будет искомым вектором путей. Таким образом, алгоритм представляет собой только арифметические операции сложения и вычитания координат без тяжеловесных операций деления и пр. Алгоритм SRBT работает по аналогичному принципу, но использует меньшее количество опорных вершин за счет того, что он применим к значительно меньшему набору циркулянтных графов.

На рисунке 14 показан кратчайший путь, равный $(-2, -1)$, рассчитанный по алгоритму GRBT (красная линия) и альтернативные, более длинные пути (обозначены зеленым) из вершины 6 $(-1, 2)$ (красная звездочка) в вершину 3 $(2, -1)$ (обозначена синим цветом).

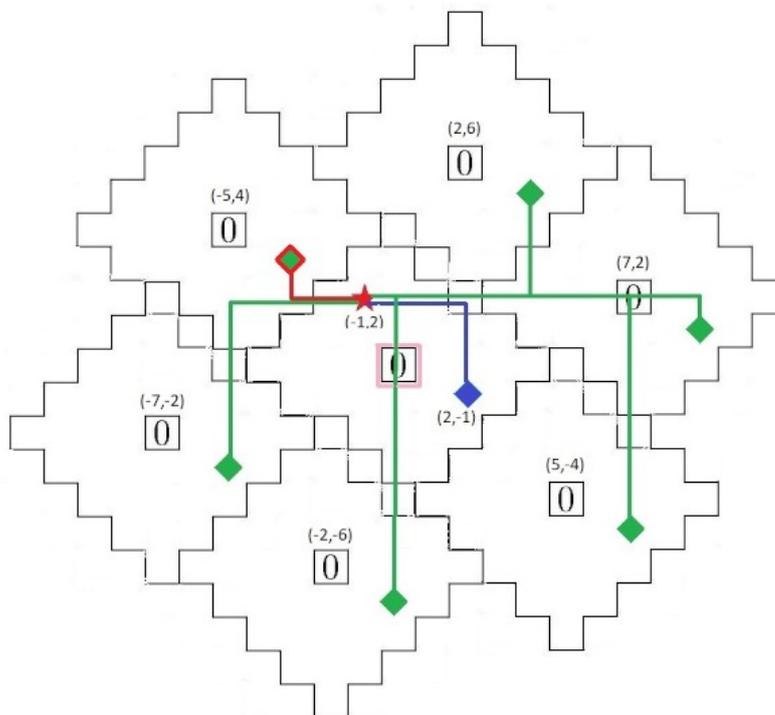


Рисунок 14 – Пример расчета возможных путей к узлу назначения из окрестностей соседних опорных вершин, рассчитанных по алгоритму GRBT [7*]

Адаптивность предложенных алгоритмов состоит в том, что они возвращают вектор путей, который состоит из количества переходов по образующим (в рассмотренном примере образующих 2). Если количество отрицательное – переход против часовой стрелки. Маршрутизатор может (на основании информации о загруженности соседних маршрутизаторов или путей) выбирать, по какой образующей должен быть сделан следующий переход.

Несмотря на то, что оба предложенные алгоритмы применимы для ограниченного набора циркулянтов, они обеспечивают большую скорость расчета пути для 32–56% маршрутов (по сравнению с более универсальным аналитическим алгоритмом, описанным ранее [3*]), а также соизмеримые затраты ресурсов.

Таким образом, на примере разработки алгоритмов из этого раздела, показана возможность создания специализированных алгоритмов для различных семейств циркулянтных графов с учетом их особенностей и требований к реализации этих алгоритмов в аппаратуре за счет применения методов тесселяции графа на плоскости, опорных узлов, относительной адресации и пр.

3.6 Алгоритм маршрутизации на основе самоорганизации и относительной адресации

Идея использования опорных узлов и координатной системы на основе расстояний от них была разработана в универсальном алгоритме, применимом для любых топологий [12*][77, 110].

Был предложен алгоритм выбора опорных узлов, который обеспечивает их равномерное размещение в сети в минимально достаточном количестве для обеспечения нужного диаметра сети. Опорные узлы могут быть размечены заранее или в процессе работы сети, реализуя принцип самоорганизации, позаимствованный из области беспроводных сетей [138–141].

Обоснована виртуальная координатная система, представляющая адрес узла как вектор расстояний от опорных узлов [142]. Таким образом, адресация в сети осуществляется относительно опорных узлов и при этом является однозначной.

Выбор направления перемещения пакета предлагается осуществлять по следующему алгоритму:

Пусть имеется 4 опорные вершины. Требуется найти путь от узла i с координатами (A_i, B_i, C_i, D_i) к узлу j с координатами (A_j, B_j, C_j, D_j) . Маршрут можно охарактеризовать вектором M_{ji} с координатами $(A_j - A_i, B_j - B_i, C_j - C_i, D_j - D_i)$.

Выбор направления перемещения пакета осуществляется к соседнему узлу $k(i)$, для которого скалярное произведение векторов $M_{ji} \times M_{ki}$ максимально. То есть, будет выбираться тот узел $k(i)$, через который происходит максимальное приближение к конечному узлу j .

Скалярное произведение определяется стандартным образом как сумма произведений соответствующих координат двух векторов

$$M_{ji} \times M_{ki} = (A_j - A_i)(A_k - A_i) + (B_j - B_i)(B_k - B_i) + \\ + (C_j - C_i)(C_k - C_i) + (D_j - D_i)(D_k - D_i).$$

Предложенный алгоритм достаточно прост в реализации и не зависит от структуры топологии. При этом он обладает очень полезным свойством, которое позволяет использовать его в условиях возникновения ошибок в сети: если один из соседних узлов (маршрутизаторов) сети или его соединение вышли из строя, он исключается из вычислений до тех пор, пока его работоспособность не восстановится. Это значит, что пакет будет направлен по кратчайшему пути в обход вышедших из строя узлов и соединений (рисунок 15).

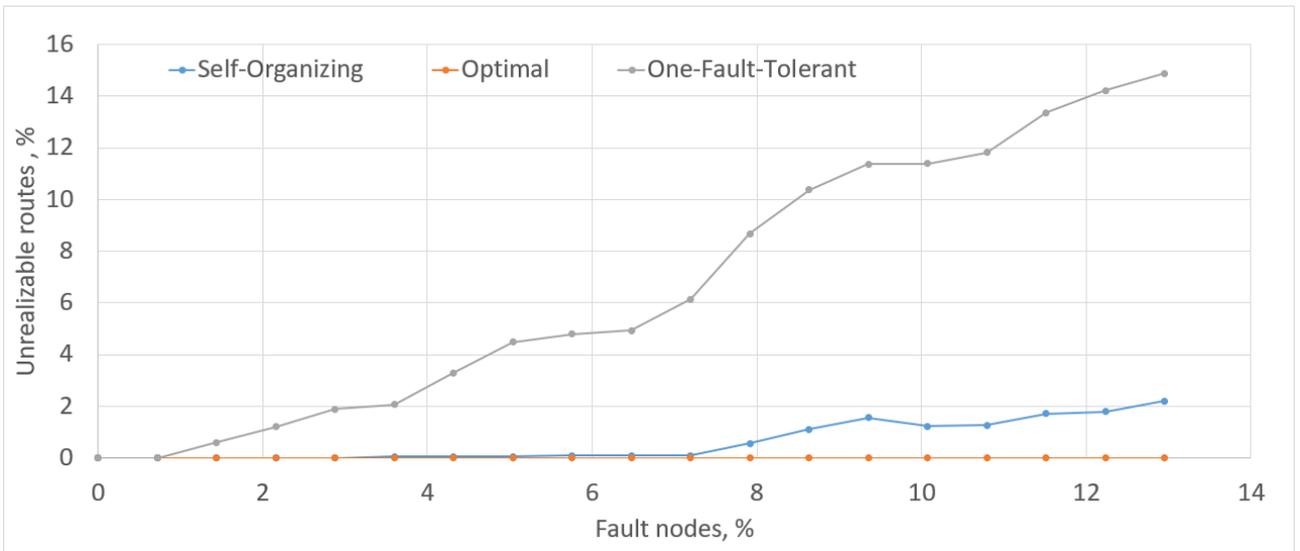


Рисунок 17 – Зависимость количества недостижимых маршрутов от количества вышедших из строя узлов в тестовой сети [12*]

3.7 Метод управления свободной от дедлоков передачей данных на основе ациклической подсети

Явление выхода из строя узлов или соединений в сети как правило является признаком неудачно выбранной архитектуры маршрутизатора или ошибок разработки сети. Более распространенным и не менее деструктивным явлением в сетях на кристалле являются дедлоки [4, 41] – взаимные блокировки пакетов из-за циклических зависимостей, когда пакеты данных ждут друг друга. Пример такого цикла показан на рисунке 18.

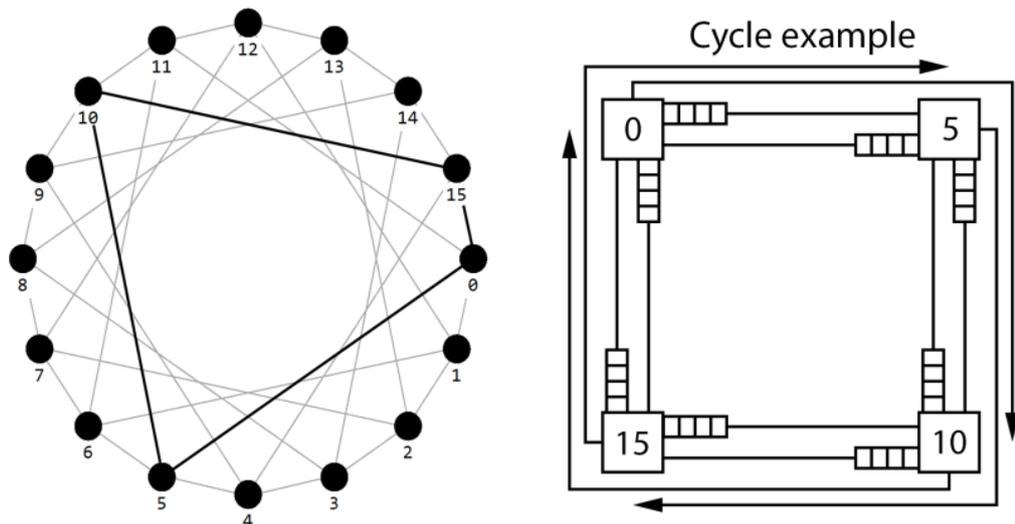


Рисунок 18 – Пример цикла в циркулянтном графе и иллюстрация взаимной блокировки пакетов в маршрутизаторах, образующих цикл [9*]

Борьба с дедлоками осуществляется на уровне управления трафиком за счет дополнительной аппаратной избыточности и внесения корректировок в алгоритмы маршрутизации. В работе [9*] предложено использовать дополнительную ациклическую

подсеть [145], с помощью которой пакет может обойти заблокированный участок в сети на кристалле. Здесь аппаратная избыточность добавляется на уровне соединений [146]. Ациклическая подсеть представляет собой дерево дополнительных соединений между узлами, корнем которого является 0-й узел; при этом само дерево покрывает все узлы и не имеет циклов (остовное дерево) (рисунок 19).

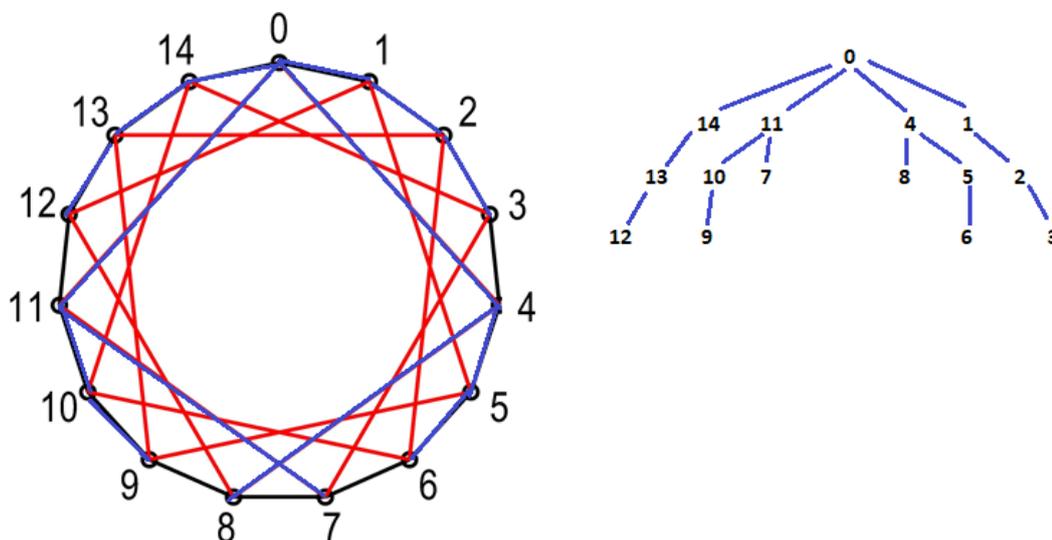


Рисунок 19 – Пример ациклического дерева для циркулянтного графа $C(15; 1, 4)$

Если возник дедлок, пакет перемещается в ациклическую подсеть и продолжает свое движение по ней, за счет чего разрешаются циклические зависимости в сети.

С помощью высокоуровневого моделирования с использованием разработанной модели сети на кристалле NewXim [9*] было продемонстрировано, что при достижении порогового значения пропускная способность сети падает до уровня пропускной способности ациклической подсети. Также было показано, что использование дерева с минимальным индексом Винера [147] обеспечивает лучшую пропускную способность ациклической подсети (рисунок 20).

Таким образом, за счет сравнительно небольшой аппаратной избыточности можно избавиться от явления дедлоков, причем базовый алгоритм маршрутизации может быть любым. Недостаток такого подхода состоит в том, что необходимо точно планировать загруженность сети, поскольку существует опасность резкого снижения ее пропускной способности при превышении порогового значения нагрузки.

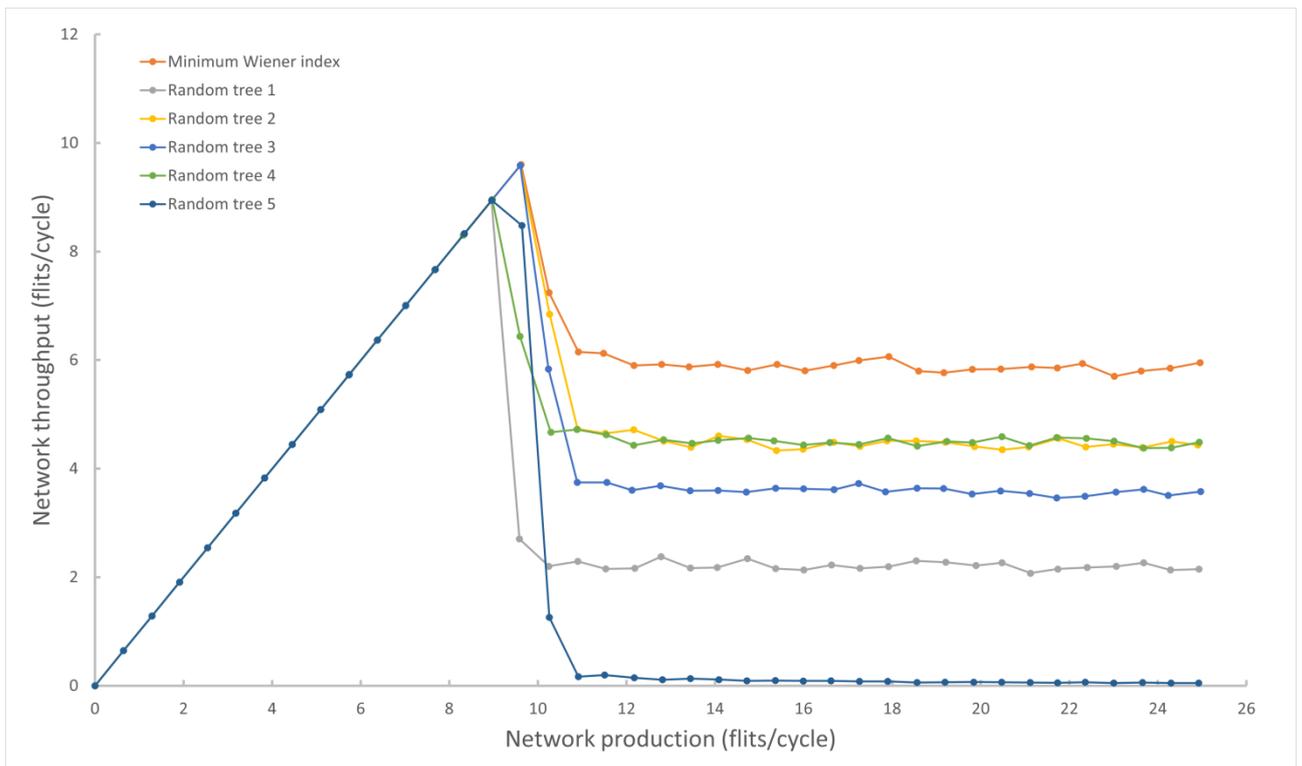


Рисунок 20 – Результаты моделирования пропускной способности сети в зависимости от выбора вида опорного графа для ациклической подсети [9*]

3.8 Метод управления свободной от дедлоков передачей данных на основе виртуальных каналов и декомпозиции графа топологии на подсети

Для сетей на кристалле с топологиями mesh и torus наиболее популярные и эффективные методы борьбы с дедлоками основаны на использовании виртуальных каналов [41, 148] и правил изменения пакетами в сети виртуальных подсетей (образованных виртуальными каналами), с тем чтобы разорвать циклы и исключить возможность их возникновения. Виртуальный канал – это внесение избыточности на уровне маршрутизатора, когда очереди на его входах логически делятся на несколько независимых потоков (рисунок 7). Пакеты перемещаются по своей виртуальной подсети, образованной виртуальными каналами, и (по определенным правилам) могут ее менять, чтобы не блокировать другие пакеты.

В работе [9*] данный подход был применен для топологии циркулянт. Для этого был разработан метод разделения графа топологии на кольца, получивший название «Ring-split» [146]. Переход между кольцами означает смену виртуального канала. Таким образом, в циркулянтном графе образуется несколько изолированных зацикленных логических маршрутов. Пакет, двигаясь по ним по разработанным правилам, переходя из одного кольца в другое, меняет виртуальный канал, что исключает возможность возникновения дедлока (рисунок 21а, б). При этом вероятность циклической блокировки

внутри кольца стремится к нулю, поскольку дедлоки, как правило, образуются в циклах не более чем из 4-х переходов, и образование дедлока, который бы охватывал все кольцо, практически не возможно. Но чтобы гарантировать полное отсутствие дедлоков, предложено еще одно правило, по которому кольцо делится на полукольца, и переход между ними тоже означает смену виртуального канала (рисунок 21в).

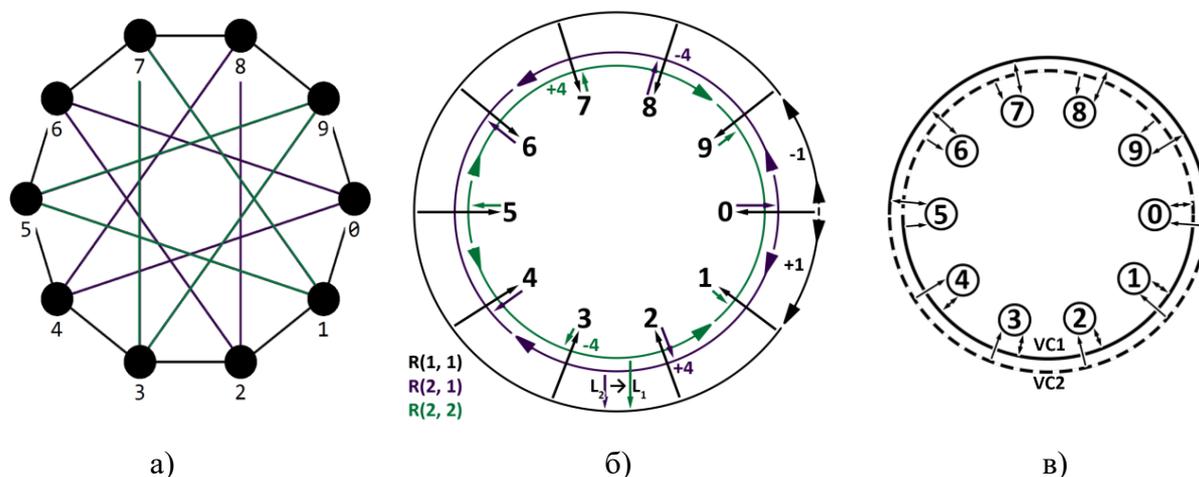


Рисунок 21 – Декомпозиция циркулянтного графа $C(10; 1, 4)$ на подсети с помощью метода Ring-split для борьбы с дедлоками [9*]

С помощью высокоуровневого моделирования было показано, что предложенный подход универсален и может быть реализован для любого способа организации очередей в маршрутизаторах: очереди могут быть как большими, чтобы вмещать полностью весь пакет (store-and-forward [4]), так и уменьшенного размера, вмещая только несколько флитов пакета, который растягивается по сети (wormhole [41]). Разрыв циклических зависимостей в обоих случаях позволяет избежать дедлоков.

Сравнительное моделирование разработанного метода управления передачей данных показало, что он не имеет проблемы резкого снижения пропускной способности как у метода с использованием ациклической подсети. Оба метода работают с любым алгоритмом маршрутизации, поэтому для маршрутизации был взят «Алгоритм парных обменов» [3*], разработанный ранее. Было показано, что использование нового метода управления трафиком в сети на кристалле с циркулянтной топологией позволяет добиться значительно большей пропускной способности, чем в сети на кристалле с таким же количеством узлов, но с топологией mesh и XY алгоритмом маршрутизации с использованием виртуальных каналов. Пример результатов моделирования в симуляторе NewXim различных вариантов сетей на кристалле с 64 узлами приведен на рисунке 22.

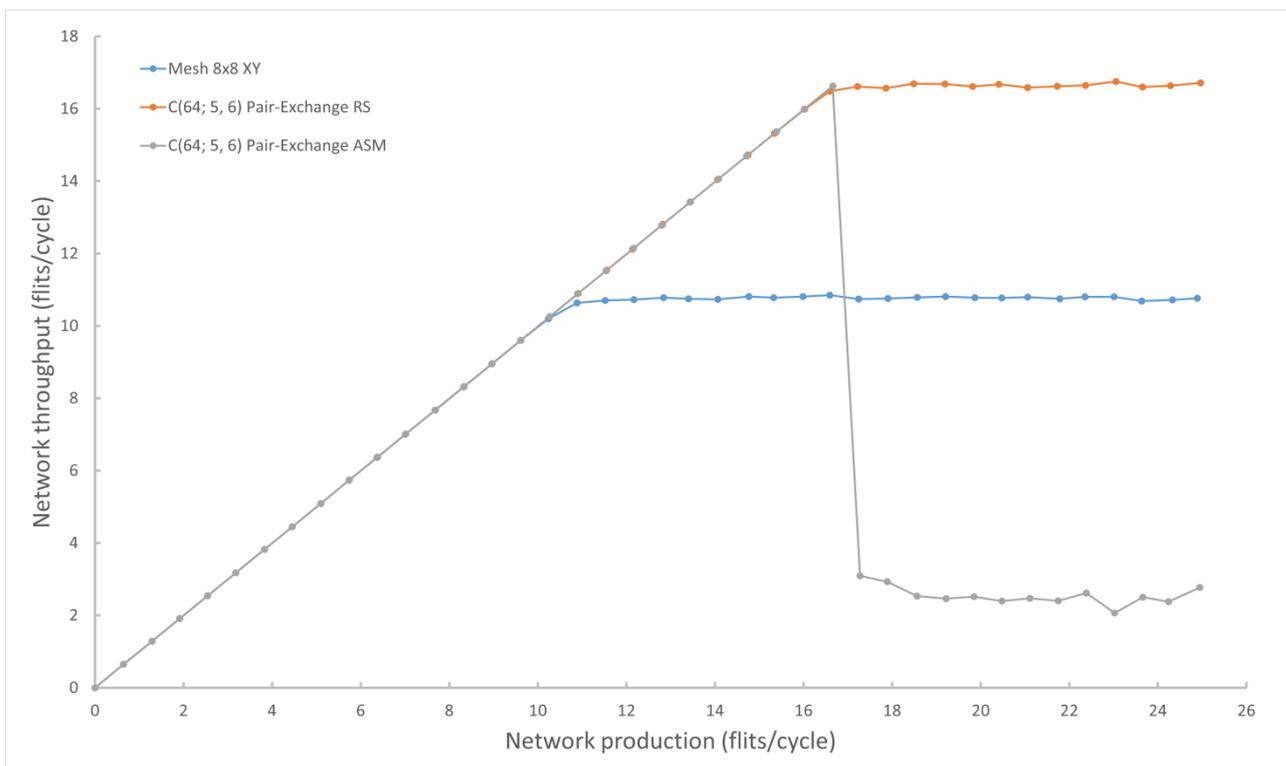


Рисунок 22 – Сравнение методов управления трафиком в сетях на кристалле с циркулянтной топологией (с ациклической подсетью и Ring-split / виртуальные каналы) и с топологией mesh (XY / виртуальные каналы) [9*]

3.9 Методы декомпозиции циркулянтных графов

Декомпозиция циркулянтного графа на подграфы, в которых отсутствуют циклы, объединенная с принципом разделения потоков трафика с помощью виртуальных каналов, как показано в работе [9*] позволяет эффективно бороться с явлением дедлоков. Но такой метод требует внесения довольно значительной избыточности в маршрутизаторы, которые должны учитывать историю движения пакета и пресечения им границ колец и полуколец на его пути.

При этом вопросами декомпозиции циркулянтных графов математики занимаются давно. В основном эти работы выполняются в двух направлениях: декомпозиция циркулянта на циклы [149–152] и декомпозиция на более простые графы [152–154]. Первая группа методов подходит для реализации Ring-split подхода, описанного ранее; вторая же группа открывает возможность для использования метода виртуальных каналов для борьбы с дедлоками по аналогии с Ring-split, но изменение канала производить при переходе пакета из одного подграфа в другой.

На примере декомпозиции двудольных циркулянтных графов на основе декартовых и тензорных произведений в работе [10*] показано, что если подграфы, на которые производится декомпозиция, будут ациклическими, то можно реализовать свободную от

дедлоков маршрутизацию на основе правила смены виртуального канала при переходе из одного подграфа в другой (рисунок 23).

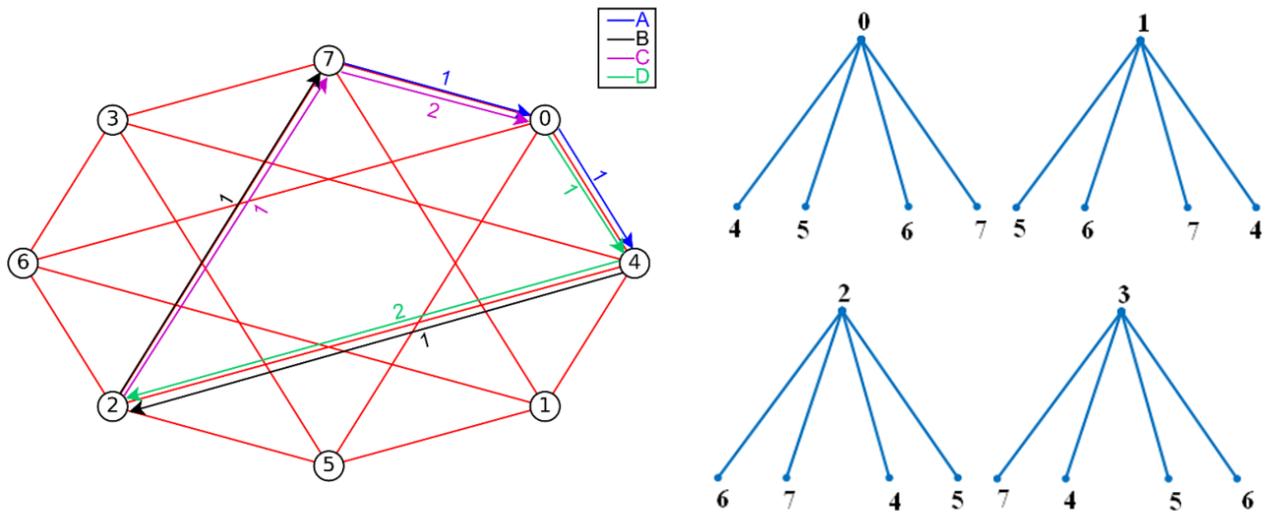


Рисунок 23 – Разрыв циклической зависимости между узлами 0 – 4 – 2 – 7 в графе $C(8; 1, 3)$ за счет его декомпозиции на подграфы $K_{1,4}$ и использования виртуальных каналов [10*]

Декомпозиция циркулянтных графов может также применяться для оптимизации структуры сети и уменьшения аппаратных затрат. Так, в работе [152] предложено выполнять сегментацию сильно связанных циркулянтных графов большого порядка на гусеничные подграфы (caterpillar) (рисунок 24).

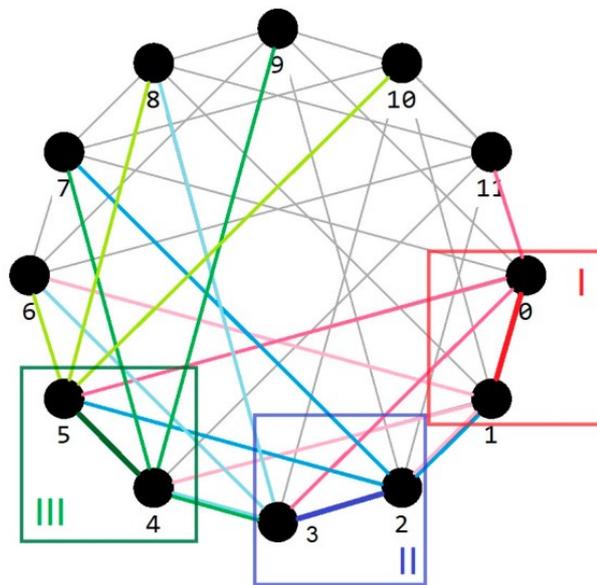


Рисунок 24 – Сегментация графа $C(12; 1, 3, 5)$ на гусеничные подграфы $C_2(3, 3)$.

I, II, III – сегменты сети [152]

Особенность гусеничных графов состоит в том, что у них есть остов, образующий путь, и ответвления единичной длины. Предлагается реализовать принцип локальности, по

которому в большинстве приложений наиболее интенсивный обмен производится между соседними узлами, пространственно расположенными рядом. Это значит, что остов гусеничного графа может быть реализован соединением с большей пропускной способностью, а ответвления – с меньшей. Также предлагается реализовать иерархическую организацию сети по принципу классических коммуникационных сетей, когда отдельные сегменты в общей сети могут иметь глобальные адреса, а узлы в сегменте – локальные, а также общую таблицу маршрутизации. Это позволяет снизить аппаратные затраты и увеличить пропускную способность сети, а также устранить проблему дедлоков ввиду того, что отдельные сегменты сети ацикличны, а образование цикла из нескольких сегментов маловероятно из-за разной пропускной способности соединений внутри и снаружи сегментов и распределения трафика в них.

4 Заключение

В диссертации представлен новый, разработанный автором подход к проектированию сетей на кристалле, основанный на использовании в качестве топологии подсистемы связи сетей на кристалле циркулянтных топологий. Для его внедрения в практику проектирования сетей на кристалле разработаны новые методы синтеза оптимальных циркулянтных графов, новые высокоуровневые и низкоуровневые модели, а также средства прототипирования сетей на кристалле, в которые была добавлена поддержка циркулянтных топологий, новые одношаговые и многошаговые детерминированные алгоритмы маршрутизации, адаптивные алгоритмы маршрутизации, новые методы борьбы с ошибками в сети, новые методы управления трафиком в сетях на кристалле, позволяющие устранить проблему возникновения дедлоков (возникающих из-за особенностей циркулянтных топологий), а также методы сегментации циркулянтных графов для их применения в сетях на кристалле. Автором наглядно продемонстрированы преимущества циркулянтных топологий над классическими топологиями mesh и torus.

Представленные в диссертации новые результаты важны как для дальнейших теоретических исследований по проектированию сетей на кристалле, так и для создания и развития новых автоматизированных средств их разработки.

Двенадцать статей, представленных автором к защите по теме диссертации, содержат 144 журнальных страниц, написаны в соавторстве с ведущими учеными в этой области и опубликованы в рецензируемых журналах, индексируемых в базах данных научного цитирования Scopus и WoS (из них 10 статей – в журналах с квартилями Q1, Q2).

На защиту выносятся следующие новые результаты, кратко изложенные выше, строго математически доказанные или подтвержденные моделированием и прототипированием в соответствующих опубликованных статьях:

1. Новый подход к проектированию сетей на кристалле на основе циркулянтных топологий.

Утверждение о возможности применения этого подхода на практике и его преимуществах над другими подходами (с использованием других топологий) базируется на результатах, описанных ниже. Автором предложен не только новый подход, но и проведено его комплексное исследование, в результате которого были получены циркулянтные графы с требуемыми параметрами, проведена оценка их характеристик; разработана методика исследования сетей на кристалле с новыми топологиями, для чего созданы необходимые средства разного уровня абстракции; предложены методы маршрутизации в сетях на кристалле на основе циркулянтных топологий и разработан целый ряд различных алгоритмов маршрутизации, построенных на разных принципах и обеспечивающих баланс между производительностью и ресурсоемкостью; предложены методы управления трафиком, позволяющие на уровне алгоритма маршрутизации бороться с такими деструктивными явлениями, как выход из строя элементов коммуникационной подсистемы, а также с взаимными блокировками пакетов.

2. Алгоритм расчета кратчайших путей в циркулянтном графе и методы ускорения процедуры перебора сигнатур графов для синтеза новых циркулянтных графов.

На их основе разработана схема вычислений и реализована в виде программного обеспечения, в котором процедура поиска оптимальных циркулянтных топологий ускорена до 35 000 раз по сравнению с переборными методами, что дало возможность синтезировать необходимые наборы графов с порядком и размерностью, охватывающими текущие и перспективные потребности для использования циркулянтных графов в качестве топологий для проектирования сетей на кристалле.

3. Датасет оптимальных циркулянтных графов с порядком до 1000 и размерностью до 10.

Представленный датасет – первый в своем роде – и является референсным для разработки новых датасетов в этой области. Он позволяет более глубоко исследовать циркулянтные графы, выявлять регулярные зависимости между характеристиками

графов, обучать модели машинного обучения для предсказания характеристик графов, выполнять поиск новых семейств циркулянтных графов и решать другие задачи. Датасет используется рядом независимых ученых для проверки работы их алгоритмов, применяемых для синтеза оптимальных циркулянтных графов.

Показано, что поиск оптимальных циркулянтных графов для задач применения в сетях на кристалле имеет смысл проводить среди подмножества кольцевых циркулянтов, что позволяет снизить на одно количество степеней свободы процедуры поиска.

4. Новые и модифицированные модели разного уровня абстракции и средства прототипирования сетей на кристалле, поддерживающие циркулянтные топологии.

Предложена обобщенная архитектура САПР, обеспечивающая сквозной маршрут проектирования сетей на кристалле. Для основных этапов моделирования и прототипирования сетей на кристалле разработаны новые и адаптированы существующие модели сетей на кристалле разного уровня абстракции, созданы средства прототипирования сетей на кристалле и описаны единые форматы передачи данных между разными этапами проектирования сетей на кристалле. Их основное преимущество по сравнению с существующими средствами состоит в том, что они объединены в рамках единого маршрута проектирования и поддерживают циркулянтную топологию, что дало возможность провести сравнительный анализ результатов моделирования циркулянтных и других топологий сетей на кристалле, а также реализации различных алгоритмов маршрутизации и борьбы с дедлоками и ошибками в сетях, что подтвердило преимущества предложенных новых решений.

5. Детерминированные алгоритмы маршрутизации для сетей на кристалле на основе различных семейств циркулянтных топологий.

Разработано целое семейство различных детерминированных алгоритмов маршрутизации, подходящих для любых циркулянтов, таких как: «Маршрутизация по часовой стрелке», «Адаптивная маршрутизация по часовой стрелке», «Алгоритм с расчетом коэффициентов образующих». Также были предложены алгоритмы маршрутизации, которые учитывают топологические особенности конкретных семейств графов, таких как $C(N; D, D + 1)$ (в том числе «Алгоритм парных обменов»), мультипликативные циркулянты, трехмерные кольцевые циркулянты и др. Разработанные алгоритмы отличаются между собой потребляемыми ресурсами и

эффективностью; они могут быть одношаговыми и многошаговыми, что позволяет выбрать подходящий алгоритм под конкретную задачу проектирования.

6. Адаптивные алгоритмы маршрутизации для сетей на кристалле на основе различных семейств циркулянтных топологий.

На основе детерминированного «Алгоритма парных обменов» разработана его адаптивная версия, позволяющая на основе информации о загруженности или доступности соседних узлов выбирать маршрутизатору следующий шаг, что приводит к улучшению распределения нагрузки в сети и ускорению продвижения пакетов, а также повышает устойчивость к деструктивным явлениям, таким как блокировки пакетов, выход из строя маршрутизаторов или соединений.

Чтобы частично нивелировать недостаток адаптивных алгоритмов, состоящий в большем потреблении ресурсов в сравнении с более простыми детерминированными алгоритмами, для ограниченного семейства циркулянтов разработано два (GRBT, SRBT) адаптивных алгоритма, реализованных только на арифметических операциях, наиболее эффективно реализуемых на транзисторном уровне.

7. Алгоритм маршрутизации на основе самоорганизации и относительной адресации для маршрутизации трафика в сетях на кристалле на основе циркулянтных топологий в условиях выхода из строя отдельных узлов или соединений сети.

Предложен универсальный высокоуровневый алгоритм маршрутизации, который вобрал в себя идеи других алгоритмов, а также принципы маршрутизации, используемые в классических коммуникационных сетях. Он заключается в разметке опорных узлов (принцип самоорганизации), равномерно размещенных в сети в минимально достаточном количестве для обеспечения нужного диаметра сети. Опорные узлы образуют виртуальную координатную систему на основе расстояний от них (принцип относительной адресации). Адрес узла, как и направление движения пакета в узел назначения, в такой координатной системе представляется как вектор расстояний от опорных узлов и является однозначным. При этом маршрутизация осуществляется путем расчета скалярных произведений между вектором направления движения и адресами соседних узлов. Это делает алгоритм универсальным и независимым от топологии и от изменений конфигурации сети, чем определяется его устойчивость к выходу из строя отдельных узлов или соединений сети.

8. Методы управления передачей данных свободной от дедлоков в сетях на кристалле с циркулянтными топологиями.

Разработан метод борьбы с дедлоками в сети на кристалле с циркулянтной топологией, основанный на использовании ациклической подсети, что обеспечивает гарантированную пропускную способность на уровне этой подсети при перегрузке подсистемы связи. Показано, что использование ациклического дерева с минимальным индексом Винера обеспечивает лучшую пропускную способность ациклической подсети.

Разработан метод управления передачей данных свободной от дедлоков в сетях на кристалле с циркулянтными топологиями, основанный на использовании виртуальных каналов и декомпозиции графа топологии на ациклические подграфы. Разработан способ декомпозиции циркулянтных графов на разомкнутые кольца, что гарантирует отсутствие дедлоков. Также показано, что предложенный метод борьбы с дедлоками применим и с другими способами декомпозиции циркулянтных графов на примере декомпозиции двудольных циркулянтных графов на основе декартовых и тензорных произведений, а также путем сегментации циркулянтных графов на гусеничные подграфы.

Список литературы

1. Jantsch A., Tenhunen H. Networks on Chip // Networks on Chip. MA: Springer US, 2003. 312 p. DOI: 10.1007/b105353.
2. Benini L., De Micheli G. Networks on chips: a new SoC paradigm // Computer (Long Beach, Calif). 2002. Vol. 35, No. 1. P. 70–78. DOI: 10.1109/2.976921.
3. Kundu S., Chattopadhyay S. Network-on-Chip: The Next Generation of System-on-Chip Integration // Network-on-Chip. CRC Press, 2018. DOI: 10.1201/9781315216072.
4. Jerger N.E., Krishna T., Peh L.S. On-Chip Networks: Second Edition. Morgan and Claypool Publishers, 2017. 212 p. DOI: 10.2200/S00772ED1V01Y201704CAC040.
5. Marculescu R., Bogdan P. The Chip Is the Network: Toward a Science of Network-on-Chip Design // Found. Trends Electron. Des. Autom. 2007. Vol. 2, No. 4. P. 371–461. DOI: 10.1561/10000000011.
6. Bhanu P.V. et al. Fault-Tolerant Application-Specific Topology-Based NoC and Its Prototype on an FPGA // IEEE Access. 2021. Vol. 9. P. 76759–76779. DOI: 10.1109/ACCESS.2021.3082852.
7. Wolkotte P.T. et al. Energy Model of Networks-on-Chip and a Bus // 2005 International Symposium on System-on-Chip. IEEE, 2005. P. 82–85. DOI: 10.1109/ISSOC.2005.1595650.
8. Jayshree S.G., Pati D. Design and Area Performance Energy Consumption Comparison of Secured Network-on-Chip with PTP and Bus Interconnections // J. Inst. Eng. Ser. B. Springer, 2022. Vol. 103, No. 5. P. 1479–1491. DOI: 10.1007/s40031-022-00735-5.
9. Abbaszadeh M. et al. ANDRESTA: An Automated NoC-Based Design Flow for Real-Time Streaming Applications // Proc. RTEST 2020 – 3rd CSI/CPSSI Int. Symp. Real-Time Embed. Syst. Technol. IEEE, 2020. P. 1–8. DOI: 10.1109/RTEST49666.2020.9140136.
10. De Micheli G., Benini L. Networks on Chips: 15 Years Later // Computer (Long Beach, Calif). IEEE, 2017. Vol. 50, No. 5. P. 10–11. DOI: 10.1109/MC.2017.140.
11. Das M.S. Architecture of Multi-Processor Systems using Networks on Chip (NoC): An Overview // CVR J. Sci. Technol. 2022. Vol. 22, No. 1. P. 7–15. DOI: 10.32377/cvrjst2202.
12. Chandrachoodan N. Network-on-chip basics. NPTEL-NOC IITM, 2019. P. 20. <https://www.youtube.com/watch?app=desktop&v=7-KJ3BnFsr8>.
13. Howser G. The OSI Seven Layer Model // Computer Networks and the Internet. Cham: Springer International Publishing, 2020. P. 7–32. DOI: 10.1007/978-3-030-34496-2_2.
14. Bjerregaard T., Mahadevan S. A survey of research and practices of Network-on-chip // ACM Comput. Surv. 2006. Vol. 38, No. 1. P. 1–es. DOI: 10.1145/1132952.1132953.

15. Lezhnev E. V. et al. Electronic Computer-Aided Design for Low-Level Modeling of Networks-on-Chip // IEEE Access. 2024. Vol. 12. P. 48750–48763. DOI: 10.1109/ACCESS.2024.3382710.
16. Deng Y. et al. Optimal low-latency network topologies for cluster performance enhancement // J. Supercomput. 2020. Vol. 76, No. 12. P. 9558–9584. DOI: 10.1007/s11227-020-03216-y.
17. Huang X., F. Ramos A., Deng Y. Optimal circulant graphs as low-latency network topologies // J. Supercomput. Springer, 2022. Vol. 78, No. 11. P. 13491–13510. DOI: 10.1007/S11227-022-04396-5.
18. Horro M. et al. Effect of Distributed Directories in Mesh Interconnects // Proceedings of the 56th Annual Design Automation Conference 2019. NY, USA: ACM, 2019. P. 1–6. DOI: 10.1145/3316781.3317808.
19. Dai M. et al. Don't Mesh Around: Side-Channel Attacks and Mitigations on Mesh Interconnects // Proc. 31st USENIX Secur. Symp. Secur. 2022. P. 2857–2874.
20. Ditzel D. et al. Accelerating ML Recommendation with over a Thousand RISC-V/Tensor Processors on Esperanto's ET-SoC-1 Chip // 2021 IEEE Hot Chips 33 Symposium (HCS). IEEE, 2021. P. 1–23. DOI: 10.1109/HCS52781.2021.9566904.
21. Paccagnella R., Luo L., Fletcher C.W. Lord of the Ring(s): Side Channel Attacks on the CPU On-Chip Ring Interconnect Are Practical // Proc. 30th USENIX Secur. Symp. 2021. P. 645–662. DOI: 10.48550/arXiv.2103.03443.
22. Papazian I.E. New 3rd Gen Intel® Xeon® Scalable Processor (Codename: Ice Lake-SP) // 2020 IEEE Hot Chips 32 Symposium (HCS). IEEE, 2020. P. 1–22. DOI: 10.1109/HCS49909.2020.9220434.
23. Chethan Kumar H.B. et al. 120-core microAptiv MIPS overlay for the Terasic DE5-NET FPGA board // FPGA 2017 – Proc. 2017 ACM/SIGDA Int. Symp. Field-Programmable Gate Arrays. Association for Computing Machinery, Inc, 2017. P. 141–146. DOI: 10.1145/3020078.3021751.
24. Grani P. et al. Design and Evaluation of AWGR-Based Photonic NoC Architectures for 2.5D Integrated High Performance Computing Systems // 2017 IEEE International Symposium on High Performance Computer Architecture (HPCA). IEEE, 2017. P. 289–300. DOI: 10.1109/HPCA.2017.17.
25. Lee D. et al. Performance and Thermal Tradeoffs for Energy-Efficient Monolithic 3D Network-on-Chip // ACM Trans. Des. Autom. Electron. Syst. 2018. Vol. 23, No. 5. P. 1–25. DOI: 10.1145/3223046.
26. Sun C., Ouyang Y., Lu Y. DCBuf: a high-performance wireless network-on-chip architecture with distributed wireless interconnects and centralized buffer sharing // Wirel. Networks. 2022. Vol. 28, No. 2. P. 505–520. DOI: 10.1007/s11276-021-02882-x.

27. Yahya M.R. et al. Optical Versus Electrical: Performance Evaluation of Network-on-Chip Topologies for UWASN Manycore Processors // *Wirel. Pers. Commun.* 2021. Vol. 116, No. 2. P. 963–991. DOI: 10.1007/s11277-019-06630-5.
28. Romanov A.Y., Amerikanov A.A., Lezhnev E.V. Analysis of Approaches for Synthesis of Networks-on-chip by Using Circulant Topologies // *J. Phys. Conf. Ser. IOP Publishing*, 2018. Vol. 1050, No. 1. P. 1–12. DOI: 10.1088/1742-6596/1050/1/012071.
29. Alimi I. et al. Network-on-Chip Topologies: Potentials, Technical Challenges, Recent Advances and Research Direction // *Network-on-Chip - Architecture, Optimization, and Design Explorations*. IntechOpen, 2022. DOI: 10.5772/intechopen.97262.
30. Bhowmik B. Dugdugi: An Optimal Fault Addressing Scheme for Octagon-Like On-Chip Communication Networks // *IEEE Trans. Very Large Scale Integr. Syst.* 2021. Vol. 29, No. 5. P. 1009–1021. DOI: 10.1109/TVLSI.2021.3059662.
31. Tatas K. et al. The Spidergon STNoC // *Designing 2D and 3D Network-on-Chip Architectures*. NY: Springer New York, 2014. P. 161–190. DOI: 10.1007/978-1-4614-4274-5_7.
32. Pai K.-J. et al. Configuring Protection Routing via Completely Independent Spanning Trees in Dense Gaussian On-Chip Networks // *IEEE Trans. Netw. Sci. Eng.* 2022. Vol. 9, No. 2. P. 932–946. DOI: 10.1109/tNSE.2022.3140329.
33. Bhanu P.V., Kulkarni P.V., Soumya J. Butterfly-Fat-Tree topology based fault-tolerant Network-on-Chip design using particle swarm optimisation // *J. Exp. Theor. Artif. Intell.* 2019. Vol. 31, No. 5. P. 781–799. DOI: 10.1080/0952813X.2019.1597174.
34. Zhang H., Wang X. KGT: An Application Mapping Algorithm Based on Kernighan–Lin Partition and Genetic Algorithm for WK-Recursive NoC Architecture // *Lect. Notes Comput. Sci. (Including Subser. Lect. Notes Artif. Intell. Lect. Notes Bioinformatics)*. 2021. Vol. 12836 LNCS. P. 86–101. DOI: 10.1007/978-3-030-84522-3_7.
35. Rzaev E., Ryzhov A., Romanov A. The New Promising Network-on-Chip Topologies Development Using Hierarchical Method // *2022 International Conference on Industrial Engineering, Applications and Manufacturing (ICIEAM)*. IEEE, 2022. P. 819–824. DOI: 10.1109/ICIEAM54945.2022.9787143.
36. Ali M.N.M. et al. SCCN: A Time-Effective Hierarchical Interconnection Network for Network-On-Chip // *Mob. Networks Appl. Mobile Networks and Applications*, 2019. Vol. 24, No. 4. P. 1255–1264. DOI: 10.1007/s11036-019-01262-2.
37. Liu H., Li X., Wang S. Construction of Dual Optimal Bidirectional Double-Loop Networks for Optimal Routing // *Mathematics*. 2022. Vol. 10, No. 21. P. 4016. DOI: 10.3390/math10214016.
38. Meng Y. et al. Graph Similarity-Based Maximum Stable Subgraph Extraction of Information Topology from a Vehicular Network // *IEEE Trans. Intell. Transp. Syst.* 2022. Vol. 23, No. 1. P. 355–367. DOI: 10.1109/TITS.2020.3011100.

39. Khan S. et al. Comparative analysis of network-on-chip simulation tools // IET Comput. Digit. Tech. Wiley Online Library, 2018. Vol. 12, No. 1. P. 30–38.
40. Ben A., Ben S. A Survey of Network-On-Chip Tools // Int. J. Adv. Comput. Sci. Appl. 2013. Vol. 4, No. 9. DOI: 10.14569/IJACSA.2013.040910.
41. Benmessaoud Gabis A., Koudil M. NoC routing protocols – objective-based classification // J. Syst. Archit. Elsevier B.V., 2016. Vol. 66–67. P. 14–32. DOI: 10.1016/j.sysarc.2016.04.011.
42. Khare A., Patil C., Chattopadhyay S. Task mapping and flow priority assignment of real-time industrial applications for network-on-chip based design // Microprocess. Microsyst. Elsevier, 2020. Vol. 77. P. 103175. DOI: 10.1016/J.MICPRO.2020.103175.
43. Wang C. et al. Dynamic application allocation with resource balancing on NoC based many-core embedded systems // J. Syst. Archit. Elsevier B.V., 2017. Vol. 79. P. 59–72. DOI: 10.1016/j.sysarc.2017.07.004.
44. Baby N. et al. Network on chip simulator: Design, implementation and comparison of Mesh, Torus and RiCoBiT topologies // 2nd International Conference on Next Generation Computing Technologies, NGCT 2016. 2017. P. 46–50. DOI: 10.1109/NGCT.2016.7877388.
45. Sai Kumar A., Hanumantha Rao T.V.K. An Efficient Low Latency Router Architecture for Mesh-Based NoC // Adv. Commun. Signal Process. VLSI. Lect. Notes Electr. Eng. Springer, 2021. Vol. 722. P. 241–248. DOI: 10.1007/978-981-33-4058-9_21.
46. Huang J. et al. Lagrangian relaxation-based routing path allocation for application-specific network-on-chips // Integration. Elsevier B.V., 2018. Vol. 61, No. June. P. 20–28. DOI: 10.1016/j.vlsi.2017.10.011.
47. Hojabr R. et al. Customizing Clos Network-on-Chip for Neural Networks // IEEE Trans. Comput. IEEE Computer Society, 2017. Vol. 66, No. 11. P. 1865–1877. DOI: 10.1109/TC.2017.2715158.
48. Kim J. et al. Technology-Driven, Highly-Scalable Dragonfly Topology // ACM SIGARCH Comput. Archit. News. 2008. Vol. 36, No. 3. P. 77–88. DOI: 10.1145/1394608.1382129.
49. Kim J., Balfour J., Dally W.J. Flattened butterfly topology for on-chip networks // IEEE Comput. Archit. Lett. IEEE, 2007. Vol. 6, No. 2. P. 37–40. DOI: 10.1109/L-CA.2007.10.
50. Jamali M.A.J. et al. A study on WK-recursive topology using gpNoCsim++ simulator and comparison to Other topologies // Proceedings – 17th IFIP International Conference on Very Large Scale Integration, VLSI-SoC 2009. IEEE Computer Society, 2009. P. 181–184. DOI: 10.1109/VLSISOC.2009.6041351.
51. Awal M.R., Rahman M.M.H., Akhand M.A.H. A new hierarchical interconnection network for future generation parallel computer // 16th Int’l Conf. Computer and Information Technology, ICCIT 2013. IEEE, 2014. P. 314–319. DOI: 10.1109/ICCITechn.2014.6997341.

52. Ali M.N.M. et al. The Static Performance Effect of Hybrid- Hierarchical Interconnection by Shifted Completely Connected Network // IEEE Access. IEEE, 2021. Vol. 9. P. 99249–99265. DOI: 10.1109/ACCESS.2021.3095146.
53. Manevich R. et al. Designing single-cycle long links in hierarchical NoCs // Microprocess. Microsyst. 2014. DOI: 10.1016/j.micpro.2014.05.005.
54. Montserrat J.S. NoC Topology synthesis using Metaheuristics. Universitat Politècnica de Catalunya, 2020. 87 p.
55. Mirka M. et al. GANNoC: A Framework for Automatic Generation of NoC Topologies using Generative Adversarial Networks // Proceedings of the 2021 Drone Systems Engineering and Rapid Simulation and Performance Evaluation: Methods and Tools Proceedings. NY, USA: ACM, 2021. P. 51–58. DOI: 10.1145/3444950.3447283.
56. Liu Zheng et al. Application-aware generation and optimization for NoC topology // 2009 IEEE Youth Conference on Information, Computing and Telecommunication. IEEE, 2009. P. 259–262. DOI: 10.1109/YCICT.2009.5382375.
57. Li Y. et al. A joint optimization method for NoC topology generation // J. Supercomput. 2018. Vol. 74, No. 7. P. 2916–2934. DOI: 10.1007/s11227-018-2339-0.
58. Narayanasamy P., Gopalakrishnan S., Muthurathinam S. Custom NoC topology generation using Discrete Antlion Trapping Mechanism // Integration. 2021. Vol. 76. P. 76–86. DOI: 10.1016/j.vlsi.2020.09.001.
59. Coppola M. et al. Spidergon: a novel on-chip communication network // 2004 International Symposium on System-on-Chip. IEEE, 2004. P. 15. DOI: 10.1109/ISSOC.2004.1411133.
60. Tatas K. et al. Designing 2D and 3D Network-on-Chip Architectures. NY: Springer New York, 2014. DOI: 10.1007/978-1-4614-4274-5.
61. Bhowmik B., Deka J.K., Biswas S. Improving Reliability in Spidergon Network on Chip-Microprocessors // 2020 IEEE 63rd International Midwest Symposium on Circuits and Systems (MWSCAS). IEEE, 2020. P. 474–477. DOI: 10.1109/MWSCAS48704.2020.9184540.
62. Monakhova E.A. A Survey on Undirected Circulant Graphs // Discret. Math. Algorithms Appl. World Scientific Publishing Company, 2012. Vol. 4, No. 1. P. 1250002. DOI: 10.1142/S1793830912500024.
63. Elspas B., Turner J. Graphs with circulant adjacency matrices // J. Comb. Theory. 1970. DOI: 10.1016/S0021-9800(70)80068-0.
64. Beivide R. et al. Chordal topologies for interconnection networks // Lect. Notes Comput. Sci. (Including Subser. Lect. Notes Artif. Intell. Lect. Notes Bioinformatics). 2003. Vol. 2858. P. 385–392. DOI: 10.1007/978-3-540-39707-6_33.
65. Dharmasena H.P., Yan X. An optimal fault-tolerant routing algorithm for weighted bidirectional double-loop networks // IEEE Trans. Parallel Distrib. Syst. IEEE, 2005. Vol. 16, No. 9. P. 841–852. DOI: 10.1109/TPDS.2005.103.

66. Bermond J.C., Comellas F., Hsu D.F. Distributed loop computer-networks: A survey // J. Parallel Distrib. Comput. 1995. Vol. 24, No. 1. P. 2–10. DOI: 10.1006/jpdc.1995.1002.
67. Mukherjee A., Deb P.K., Misra S. Timed Loops for Distributed Storage in Wireless Networks // IEEE Trans. Parallel Distrib. Syst. IEEE, 2022. Vol. 33, No. 3. P. 698–709. DOI: 10.1109/TPDS.2021.3100780.
68. Liang C.H. et al. Performance evaluation of multi-exaflops machines using Equality network topology // J. Supercomput. 2023. Vol. 79. P. 8729–8753. DOI: 10.1007/s11227-022-05005-1.
69. Lau F.C.M., Chen G. Optimal layouts of midimew networks // IEEE Trans. Parallel Distrib. Syst. IEEE, 1996. Vol. 7, No. 9. P. 954–961. DOI: 10.1109/71.536939.
70. Zhang T.-Y., Ye D. Distributed Secure Control Against Denial-of-Service Attacks in Cyber-Physical Systems Based on K -Connected Communication Topology // IEEE Trans. Cybern. 2020. Vol. 50, No. 7. P. 3094–3103. DOI: 10.1109/TCYB.2020.2973303.
71. Erickson A. et al. The stellar transformation: From interconnection networks to datacenter networks // Comput. Networks. Elsevier, 2017. Vol. 113. P. 29–45. DOI: 10.1016/J.COMNET.2016.12.001.
72. Монахова Е.А. Структурные и коммуникативные свойства циркулянтных сетей // Прикладная дискретная математика. Новосибирск, 2011. Т. 3, № 13. С. 92–115.
73. Монахов О.Г., Монахова Э.А. Улучшение характеристик класса регулярных сетей с помощью алгоритма эволюционного синтеза // Наука и Образование. МГТУ им. Н.Э. Баумана. Электрон. журн. 2014. № 10. С. 273–283. DOI: 10.7463/1014.0728878.
74. Monakhova E.A. A set of families of analytically described triple loop networks defined by a parameter // Prikl. Diskretn. Mat. 2020. No. 49. P. 108–119. DOI: 10.17223/20710410/49/8.
75. Монахова Э.А., Монахов О.Г. Построение серий семейств циркулянтных сетей степени шесть // Дискретный анализ и исследование операций. 2022. Т. 29, № 4. С. 59–76. DOI: 10.33048/daio.2022.29.743.
76. Рзаев Э.Р., Романов А.Ю. Исследование перспективных топологий сетей на кристалле: применение корневого и прямого произведений графов Пэли // Проблемы разработки перспективных микро- и нанoeлектронных систем. 2021. № 1. С. 9–16. DOI: 10.31114/2078-7707-2021-1-9-16.
77. Fatullaev A.F., Rzaev E.R., Romanov A.Y. Usage of Clustering of Paley Graphs in Polar Coordinates for the Development of New Network-on-Chip Topologies // 2022 International Russian Automation Conference (RusAutoCon). IEEE, 2022. P. 419–423. DOI: 10.1109/RusAutoCon54946.2022.9896241.
78. Rzaev E.R., Romanov A.Y. The New Promising Network-on-Chip Topologies Development Using Product Operation // 2021 International Russian Automation Conference (RusAutoCon). IEEE, 2021. P. 421–425. DOI: 10.1109/RusAutoCon52004.2021.9537317.

79. Loudiki L., Kchikech M., Essaky E.H. A new approach for computing the distance and the diameter in circulant graphs. 2022. DOI: 10.48550/arXiv.2210.11116.
80. Romanov A.Y., Romanova I.I., Glukhikh A.Y. Development of a Universal Adaptive Fast Algorithm for the Synthesis of Circulant Topologies for Networks-on-Chip Implementations // 2018 IEEE 38th International Conference on Electronics and Nanotechnology (ELNANO). IEEE, 2018. P. 110–115. DOI: 10.1109/ELNANO.2018.8477462.
81. Romanov A., Romanova I., Ivannikov A. Application of exhaustive search, branch and bound, parallel computing and Monte-Carlo methods for the synthesis of quasi-optimal network-on-chip topologies // 2017 IEEE East-West Design & Test Symposium (EWDTS). IEEE, 2017. P. 168–173. DOI: 10.1109/EWDTS.2017.8110092.
82. Расходчиков М.Ю., Романов А.Ю. Библиотечный класс ScaNoC для синтеза квазиоптимальных топологий сетей на кристалле с заданными характеристиками и ограничениями, Программа для ЭВМ, 2016618167, 5.0262-2016.
83. Saldaña M., Shannon L., Chow P. The routability of multiprocessor network topologies in FPGAs // Proceedings of the international symposium on Field programmable gate arrays - FPGA'06. NY, USA: ACM Press, 2006. P. 232. DOI: 10.1145/1117201.1117253.
84. Atajan T., Otsuka N., Yong X. Counting the number of spanning trees in a class of double fixed-step loop networks // Appl. Math. Lett. Pergamon. 2010. Vol. 23, No. 3. P. 291–298. DOI: 10.1016/j.aml.2009.04.006.
85. Beivide R. et al. Optimal Distance Networks of Low Degree for Parallel Computers // IEEE Trans. Comput. 1991. Vol. 40, No. 10. P. 1109–1124. DOI: 10.1109/12.93744.
86. Chen B., Xiao W., Parhami B. Diameter formulas for a class of undirected double-loop networks // J. Interconnect. Networks. WSPC, 2005. Vol. 06, No. 01. P. 1–15. DOI: 10.1142/S0219265905001289.
87. Zerovnik J., Pisanski T. Computing the Diameter in Multiple-Loop Networks // J. Algorithms. Academic Press, 1993. Vol. 14, No. 2. P. 226–243. DOI: 10.1006/jagm.1993.1011.
88. Loudiki L., Kchikech M., Essaky E.H. Diameter formulas for a class of undirected multi-loop networks. 2022. DOI: 10.48550/arXiv.2209.13018.
89. Dijkstra E.W. A note on two problems in connexion with graphs // Numer. Math. 1959. Vol. 1, No. 1. P. 269–271. DOI: 10.1007/BF01386390.
90. Hart P.E., Nilsson N.J., Raphael B. A Formal Basis for the Heuristic Determination of Minimum Cost Paths // IEEE Trans. Syst. Sci. Cybern. IEEE, 1968. Vol. 4, No. 2. P. 100–107. DOI: 10.1109/TSSC.1968.300136.
91. Abbott S., Bottcher A., Grudsky S.M. Toeplitz Matrices, Asymptotic Linear Algebra and Functional Analysis // Math. Gaz. 2000. Vol. 84, No. 501. P. 572. DOI: 10.2307/3620823.
92. Boesch F., Tindell R. Circulants and their connectivities // J. Graph Theory. 1984. P. 487–499. DOI: 10.1002/jgt.3190080406.

93. Romanov A.Y. et al. Analysis of Posit and Bfloat Arithmetic of Real Numbers for Machine Learning // IEEE Access. 2021. Vol. 9. P. 82318–82324. DOI: 10.1109/ACCESS.2021.3086669.
94. Miachin D.A. et al. The Open System for Storing and Processing of a Dataset of Combinational Circuits // Proc. Inst. Syst. Program. RAS. 2023. Vol. 35, No. 5. P. 81–90. DOI: 10.15514/ISPRAS-2022-35(5)-6.
95. Монахова Э.А., Монахов О.Г. Поиск рекордных циркулянтных графов с использованием параллельного генетического алгоритма // Дискретный анализ и исследование операций. 2015. Т. 22, № 6(126). С. 29–42. DOI: 10.17377/daio.2015.22.509.
96. Monakhova E.A., Monakhov O.G. Generation and Analysis of Optimal Double-Loop Circulant Networks Dataset // The 4th International Siberian Scientific Workshop on Data Analysis Technologies with Applications (SibDATA-2023). CEUR-WS, 2023.
97. Романов А.Ю., Ведмидь Е.А., Монахова Э.А. Проектирование сетей на кристалле с топологией кольцевой циркулянт с тремя образующими: разработка алгоритмов маршрутизации // Информационные технологии. 2019. Т. 25, № 9. С. 522–530. DOI: 10.17587/it.25.522-530.
98. Hu W. et al. Open Graph Benchmark: Datasets for Machine Learning on Graphs // Adv. Neural Inf. Process. Syst. 2020. Vol. 33. P. 22118–22133. DOI: 10.48550/arXiv.2005.00687.
99. Sherwani N.A. Algorithms for VLSI physical design automation. Springer Science & Business Media, 2012.
100. Romashikhin M., Romanov A. Hardware-Software Complex for Prototyping NoCs Using a Few FPGA Chips // 2023 International Russian Automation Conference (RusAutoCon). IEEE, 2023. P. 330–334. DOI: 10.1109/RusAutoCon58002.2023.10272798.
101. Hesham S., Goehringer D., Abd El Ghany M.A. HPPT-NoC: A Dark-Silicon Inspired Hierarchical TDM NoC with Efficient Power-Performance Trading // IEEE Trans. Parallel Distrib. Syst. 2020. Vol. 31, No. 3. P. 675–694. DOI: 10.1109/TPDS.2019.2942589.
102. Wang K., Zheng H., Louri A. TSA-NoC: Learning-Based Threat Detection and Mitigation for Secure Network-on-Chip Architecture // IEEE Micro. 2020. Vol. 40, No. 5. P. 56–63. DOI: 10.1109/MM.2020.3003576.
103. Tziantzioulis G. et al. OPDB: A Scalable and Modular Design Benchmark // IEEE Trans. Comput. Des. Integr. Circuits Syst. 2022. Vol. 41, No. 6. P. 1878–1887. DOI: 10.1109/TCAD.2021.3096794.
104. Santos M.C. et al. A Scalable Methodology for Agile Chip Development with Open-Source Hardware Components // Proceedings of the 41st IEEE/ACM International Conference on Computer-Aided Design. NY, USA: ACM, 2022. P. 1–9. DOI: 10.1145/3508352.3561102.
105. Романов А.Ю. и др. САПР для высокоуровневого моделирования СтнК (UHLNoCSim-SE), Программа для ЭВМ, 2023683151, 5.0018-2023.

106. Romanov A.Y., Ivannikov A.D., Romanova I.I. Simulation and synthesis of networks-on-chip by using NoCSimp HDL library // 2016 IEEE 36th International Conference on Electronics and Nanotechnology (ELNANO). IEEE, 2016. P. 300–303. DOI: 10.1109/ELNANO.2016.7493072.
107. Romanov A., Lezhnev E., Amerikanov A. Modification of the BookSim simulator for modeling networks-on-chip based on two-dimensional circulant topologies // CEUR Workshop Proceedings. CEUR-WS, 2019. Vol. 2514. P. 182–192.
108. Прилепко П.М., Романов А.Ю., Лежнев Е.В. Модификация высокоуровневой модели NoCModel 2.0 для моделирования сетей на кристалле с циркулянтными топологиями // Проблемы разработки перспективных микро- и наноэлектронных систем. 2020. № 4. С. 23–20. DOI: 10.31114/2078-7707-2020-4-23-30.
109. Романов А.Ю. Универсальная высокоуровневая программная модель сетей на кристалле Universal On-Chip Network Simulator (UOCNS), Программа для ЭВМ, 2019616754, 5.0318-2019.
110. Sukhov A.M., Romanov A.Y., Selin M.P. Virtual Coordinate System Based on a Circulant Topology for Routing in Networks-On-Chip // Symmetry (Basel). 2024. Vol. 16, No. 1. P. 127. DOI: 10.3390/sym16010127.
111. Romanov A.Y. et al. The Usage of a Simple SchoolMIPS Soft-Processor Core for Teaching Students the Computer Microarchitecture // 2022 International Conference on Quality Management, Transport and Information Security, Information Technologies (IT&QM&IS). IEEE, 2022. P. 382–387. DOI: 10.1109/ITQMIS56172.2022.9976796.
112. Markov D., Romanov A. Implementation of the RISC-V Architecture with the Extended Zbb Instruction Set // 2022 International Ural Conference on Electrical Power Engineering (UralCon). IEEE, 2022. P. 180–184. DOI: 10.1109/UralCon54942.2022.9906776.
113. Лежнев Е.В., Романов А.Ю. Генератор Verilog кода подсистемы связи сетей на кристалле (Verilog Code Generator of Communication Subsystem for Networks-on-Chip, HDLNoCGen), Программа для ЭВМ, 2021616623, 5.0064-2020.
114. Американов А.А. и др. Разработка методов автоматизации высокоуровневого моделирования сетей на кристалле // Труды Института системного программирования РАН. 2023. Т. 35, № 5. С. 67–80. DOI: 10.15514/ISPRAS-2022-35(5)-5.
115. Flich J. et al. A survey and evaluation of topology-agnostic deterministic routing algorithms // IEEE Trans. Parallel Distrib. Syst. IEEE Computer Society, 2012. Vol. 23, No. 3. P. 405–425. DOI: 10.1109/TPDS.2011.190.
116. Kaleem M., Isnin I.F. A Survey on Network on Chip Routing Algorithms Criteria // Advances in Intelligent Systems and Computing. Springer Science and Business Media Deutschland GmbH, 2021. Vol. 1188. P. 455–466. DOI: 10.1007/978-981-15-6048-4_40.
117. Ahmad K., Sethi M. Review of network on chip routing algorithms // EAI Endorsed Trans. Context. Syst. Appl. 2020. Vol. 7, No. 22. P. 1–12. DOI: 10.4108/eai.23-12-2020.167793.

118. Verdoscia L., Vaccaro R. An Adaptive Routing Algorithm for WK-Recursive Topologies // Computing. 1999. Vol. 63, No. 2. P. 171–184. DOI: 10.1007/s006070050057.
119. Hafizur Rahman M.M., Horiguchi S. Routing performance enhancement in hierarchical torus network by link-selection algorithm // J. Parallel Distrib. Comput. 2005. Vol. 65, No. 11. P. 1453–1461. DOI: 10.1016/j.jpdc.2005.05.024.
120. Hu J., Marculescu R. Energy-aware mapping for tile-based NoC architectures under performance constraints // Proceedings of the Asia and South Pacific Design Automation Conference, ASP-DAC. Institute of Electrical and Electronics Engineers Inc., 2003. Vol. 2003-January. P. 233–239. DOI: 10.1109/ASPDAC.2003.1195022.
121. Monakhova E. et al. Optimal Routing Algorithm in Dense Gaussian Networks-on-Chip // 2022 International Conference on Electrical, Computer, Communications and Mechatronics Engineering (ICECCME). IEEE, 2022. P. 1–6. DOI: 10.1109/ICECCME55909.2022.9988159.
122. Monakhova E.A. On the analytical description of the optimal two-dimensional Diophantine structures of homogeneous computing systems // Comput. Syst. Quest. Theory Constr. Comput. Syst. 1981. Vol. 90. P. 81–91.
123. Stojmenović I. Multiplicative circulant networks topological properties and communication algorithms // Discret. Appl. Math. 1997. Vol. 77, No. 3. P. 281–305. DOI: 10.1016/S0166-218X(96)00138-2.
124. Shchegoleva M.A. et al. Routing in Networks on Chip with Multiplicative Circulant Topology // J. Phys. Conf. Ser. 2019. Vol. 1163. P. 012027. DOI: 10.1088/1742-6596/1163/1/012027.
125. Щеголева М.А., Романов А.Ю. Разработка алгоритма маршрутизации в сетях на кристалле с топологией мультипликативный циркулянт // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2018. № 3. P. 119–125. DOI: 10.31114/2078-7707-2018-3-119-125.
126. Monakhova E.A. et al. Analytical Routing Algorithm for Networks-on-Chip with the Three-dimensional Circulant Topology // 2020 Moscow Workshop on Electronic and Networking Technologies (MWENT). IEEE, 2020. P. 1–6. DOI: 10.1109/MWENT47943.2020.9067418.
127. Romanov A.Y., Sidorenko M.V., Lezhnev E.V. Routing in Networks-on-Chip with Circulant Topology with Three Generatrices of Type $C(N; S1, S2, S3)$ // Proceedings - 2019 International Russian Automation Conference, RusAutoCon. 2019. DOI: 10.1109/RUSAUTOCON.2019.8867661.
128. Романов А.Ю., Ведмидь Е.А. Программа маршрутизации выбором направлений в кольцевых циркулянтах третьего порядка, Программа для ЭВМ, 20196150135, 5.0030-2020.
129. Сидоренко М.В., Романов А.Ю. Программа маршрутизации методом делимости линейной комбинации образующих в циркулянтах третьего порядка, Программа для ЭВМ, 2019614803, 5.0051-2020.

130. Романов А.Ю., Сидоренко М.В., Монахова Э.А. Маршрутизация в сетях-на-кристалле с топологией трехмерный циркулянт // Информационные технологии. 2020. Т. 26, № 1. С. 22–29. DOI: 10.17587/it.26.22-29.
131. Robič B. Optimal routing in 2-jump circulant networks // Tech. Report N397. 1996. 7 p.
132. Dobravec T., Žerovnik J., Robič B. An optimal message routing algorithm for circulant networks // J. Syst. Archit. 2006. Vol. 52, No. 5. P. 298–306. DOI: 10.1016/j.sysarc.2005.12.003.
133. Žerovnik J., Robič B., Dobravec T. Optimal permutation routing in 2-jump circulant networks // Proc. 1st Int. Conf. Softw. Eng. Appl. Netw. Parallel/Distrib. Comput. (SNPD). 2000. P. 175–180.
134. Gómez D., Gutierrez J., Ibeas Á. Optimal routing in double loop networks // Theor. Comput. Sci. 2007. Vol. 381, No. 1–3. P. 68–85. DOI: 10.1016/J.TCS.2007.04.002.
135. Chen B.-X., Meng J.-X., Xiao W.-J. A Constant Time Optimal Routing Algorithm for Undirected Double-Loop Networks // Lecture Notes in Computer Science (Including subseries Lecture Notes in Artificial Intelligence and Lecture Notes in Bioinformatics). Springer Verlag, 2005. Vol. 3794 LNCS. P. 308–316. DOI: 10.1007/11599463_31.
136. Martínez C. et al. Modeling toroidal networks with the Gaussian integers // IEEE Trans. Comput. 2008. Vol. 57, No. 8. P. 1046–1056. DOI: 10.1109/TC.2008.57.
137. Sukhov A.M., Romanov A.Y., Amerikanov A.A. The Problem of a Symmetric Graph with a Maximum Number of Vertices and Minimum Diameter // Lobachevskii J. Math. 2023. Vol. 44, No. 12. P. 5453–5459. DOI: 10.1134/S1995080223120351.
138. Moscibroda T. et al. Virtual coordinates for ad hoc and sensor networks // 2004 Joint Workshop on Foundations of Mobile Computing. Association for Computing Machinery (ACM), 2004. P. 8–16. DOI: 10.1145/1022630.1022633.
139. Lim H., Lim C., Hou J.C. A coordinate-based approach for exploiting temporal-spatial diversity in wireless mesh networks // Annual International Conference on Mobile Computing and Networking. Association for Computing Machinery (ACM), 2006. P. 14–25. DOI: 10.1145/1161089.1161093.
140. Dhanapala D.C., Jayasumana A.P. Anchor selection and topology preserving maps in WSNs - A Directional virtual coordinate based approach // Conference on Local Computer Networks. 2011. P. 571–579. DOI: 10.1109/LCN.2011.6115519.
141. Gaidamaka Y., Samouylov K. UVCS: Unit Virtual Coordinate System for UAV Intra-Swarm Routing in GPS-Denied Environment // Mathematics. 2023. Vol. 11, No. 3. P. 694. DOI: 10.3390/math11030694.
142. Сухов А.М., Романов А.Ю., Глушак Е.В. Маршрутизация в циркулянтных графах на основе виртуальной координатной системы // Ученые записки Казанского университета. Серия Физико-математические науки. 2024. Т. 165, № 3. С. 282–293. DOI: 10.26907/2541-7746.2023.3.282-293.

143. Das S., Karfa C., Biswas S. Formal Modeling of Network-on-Chip Using CFSM and its Application in Detecting Deadlock // *IEEE Trans. Very Large Scale Integr. Syst.* IEEE, 2020. Vol. 28, No. 4. P. 1016–1029. DOI: 10.1109/TVLSI.2019.2959618.
144. Park D. et al. Exploring fault-tolerant network-on-chip architectures // *International Conference on Dependable Systems and Networks*. 2006. P. 93–104. DOI: 10.1109/DSN.2006.35.
145. Cheng D.W., Yao K.H., Hsieh S.Y. Constructing Independent Spanning Trees on Generalized Recursive Circulant Graphs // *IEEE Access*. Institute of Electrical and Electronics Engineers Inc., 2021. Vol. 9. P. 74028–74037. DOI: 10.1109/ACCESS.2021.3080315.
146. Мячин Н.М., Романов А.Ю., Монахова Э.А. Свободная от дедлоков маршрутизация в сетях на кристалле с циркулянтными топологиями // *Проблемы разработки перспективных микро- и нанoeлектронных систем*. 2021. № 3. С. 99–105. DOI: 10.31114/2078-7707-2021-3-99-105.
147. Masone A. et al. The Minimum Routing Cost Tree Problem: State of the art and a core-node based heuristic algorithm // *Soft Comput.* Springer Verlag, 2019. Vol. 23, No. 9. P. 2947–2957. DOI: 10.1007/s00500-018-3557-3.
148. Dally W.J., Seitz C.L. Deadlock-Free Message Routing in Multiprocessor Interconnection Networks // *IEEE Trans. Comput.* 1987. Vol. C–36, No. 5. P. 547–553. DOI: 10.1109/TC.1987.1676939.
149. Biss D.K. Hamiltonian decomposition of recursive circulant graphs // *Discrete Math.* 2000. Vol. 214, No. 1–3. P. 89–99. DOI: 10.1016/S0012-365X(99)00199-5.
150. Dean M. On Hamilton Cycle Decomposition of 6-regular Circulant Graphs // *Graphs Comb.* 2006. Vol. 22, No. 3. P. 331–340. DOI: 10.1007/s00373-006-0657-0.
151. Alspach B., Dyer D., Kreher D.L. On isomorphic factorizations of circulant graphs // *J. Comb. Des.* 2006. Vol. 14, No. 5. P. 406–414. DOI: 10.1002/jcd.20080.
152. El-Mesady A. et al. On Orthogonal Double Covers and Decompositions of Complete Bipartite Graphs by Caterpillar Graphs // *Algorithms*. 2023. Vol. 16, No. 7. P. 320. DOI: 10.3390/a16070320.
153. El-Mesady A., Hamed Y.S., Shabana H. On the decomposition of circulant graphs using algorithmic approaches // *Alexandria Eng. J.* Elsevier, 2022. Vol. 61, No. 10. P. 8263–8275. DOI: 10.1016/J.AEJ.2022.01.049.
154. Lisitsyna M.A., Parshina O.G. Perfect colorings of the infinite circulant graph with distances 1 and 2 // *J. Appl. Ind. Math.* 2017. Vol. 11, No. 3. P. 381–388. DOI: 10.1134/S1990478917030097.